

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

H04N 7/24

H04N 3/36

[12] 发明专利申请公开说明书

[21] 申请号 98119129.0

[43]公开日 1999 年 6 月 30 日

[11]公开号 CN 1221288A

[22]申请日 93.9.18 [21]申请号 98119129.0
分案原申请号 93119619.1

[30]优先权
[32]92.9.18 [33]JP [31]249791/92
[32]92.9.18 [33]JP [31]249792/92
[32]93.7.6 [33]JP [31]166746/93

[71]申请人 索尼公司
地址 日本东京都

[72]发明人 J·米光 Y·谷崎 T·铃木

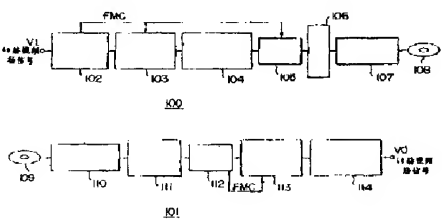
[74]专利代理机构 中国专利代理(香港)有限公司
代理人 王 岳 叶恺东

权利要求书 3 页 说明书 39 页 附图页数 18 页

[54]发明名称 对来自电影胶片资料的数字视频信号编码和解码的装置

[57]摘要

从输入视频信号引出记录信号和重放所记录信号以提供输出信号的装置,记录信号有实质上低于输入视频信号和输出视频信号的位速率,输入视频信号和输出视频信号有 60 赫兹的场频,输入视频信号是利用 2—3 下拉处理从电影胶片资料引出的,该系统包括:(1)编码装置,它包括:检测器、除去器和编码器;和(2)解码装置,它包括:解码器和场引出器。



ISSN 1000-8427 4



权 利 要 求 书

1. 一种获取传送给记录介质的记录信号的系统，该记录信号从输入的视频信号中得出，该系统还用于从介质上重现出来的记录信号中获取输出视频信号，记录信号具有恒定的位速率，基本上低于输入视频信号和输出视频信号的位速度，输入视频信号和输出视频信号的场频为 60 赫，输入视频信号是用 2-3 下拉处理从电影胶片资料中得出，所述系统的特征在于包括：

一解码设备，该设备包括：

检测装置，用于检测输入视频信号中的成对场；

控制信号发生装置，用于产生具有指示各检测出的成对场的状态的控制信号；

消除装置，根据控制信号的状态工作，用于从输入视频信号中消除成对场，

发生装置，在消除装置消除成对场之后，对输入的视频信号进行操纵，用于产生由多个帧频为 24 赫的帧构成的顺序视频信号；

编码装置，用于对顺序视频信号各帧进行编码，以产生记录信号各帧；和

多路复用装置，用于将控制信号纳入编码视频信号各帧中，控制信号的状态表示编码视频信号从对顺序视频信号各失场帧进行编码得出的各帧；和

一解码设备，该设备包括：

解码装置，用于对记录信号各帧进行解码，以提供相应的重构顺序视频信号各帧；

提取装置，用于从记录信号各帧提取控制信号；

场获取装置，根据从编码后的视频信号各帧提取的控制信号工作，用于在控制信号的状态表明编码视频信号的其中一个帧从其中一个失场帧得出时，从重构顺序视频信号相应的一个帧中获取隔行



输出视频信号的三个场，并用于从重构顺序视频信号所有其它各帧获取隔行输出视频信号的两个场。

2.如权利要求1所述的系统，其特征在于：在编码设备中，编码装置包括：

5 变换装置，用于对顺序视频信号各帧进行正交变换，以产生相应的变换系数集；

 系数纳入装置，用于将变换系数集纳入记录信号中；

 解码装置，用于以逆正交变换对变换系数集进行局部解码从而产生各局部解码的画面；和

10 预测编码装置，用于就顺序视频信号各帧，用所选取局部解码画面的其中一个作为参考画面，对顺序视频信号各帧进行预测编码；且

 所述解码装置还包括：

 变换系数集获取装置，用于从记录信号中获取变换系数集；

15 逆正交变换装置，用于对变换系数集进行逆正交变换，以提供相应的运动预测误差集；和

 重构装置，用于从运动预测误差集中重新构制重构顺序视频信号的各帧。

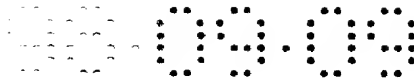
3.如权利要求1所述的系统，其特征在于：在编码设备中：

20 控制信号不是纳入视频信号各帧中，而是由多路复用装置将表示编码装置中控制装置用来控制对编码顺序视频信号的编码过程所使用的虚拟视频缓冲器检验器容量的 VbV-缓冲器-容量数据，作为控制信号纳入记录信号中；且

 编码装置包括：

25 变换装置，用于正交变换顺序视频信号的帧，以产生相应的变换系数集；

 量化装置，用于量化变换系数集从而产生相应的量化系数集；和



量化系数集纳入装置，用于将量化后的系数集纳入记录信号中；
且

编码装置中的控制装置，用容量减小到 $VbV\text{-缓冲器-容量} \times 4/5$ 的虚拟视频缓冲器检验器控制量化装置；且

5 在解码设备中：

提取装置用来从记录信号中提取 $VbV\text{-缓冲器-容量}$ 数据；且

解码设备还包括输入缓冲装置，用于接收记录下来的信号，缓冲装置的容量由提取装置来的 $VbV\text{-缓冲器-容量}$ 数据确定。

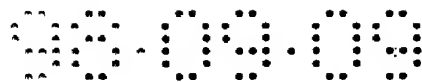
4.如权利要求 1 所述的系统，其特征在于，在编码设备中，

10 编码装置还用来向记录信号各帧加画面标题，并将控制信号纳入各帧的画面标题中；且

在解码设备中，提取装置用来从记录信号各帧的画面标题提取控制信号。

15 5.如权利要求 4 所述的系统，其特征在于，在编码设备中，控制信号不是纳入记录信号各帧的画面标题中，而是由编码装置只纳入从对各失场帧进行编码而得出的各帧的画面标题中；且

在解码设备中，获取装置从重构顺序视频信号的那些从对含控制信号的画面标题的记录信号进行解码得出的各帧中，得出隔行输出视频信号的三个场。



说明书

对来自电影胶片资料的数字视频信号编码和解码的装置

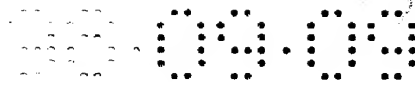
本发明涉及对来自电影胶片资料的数字视频信号进行编码和解码的装置，该数字视频信号有 60 赫兹的场频，该电影胶片资料有 24 赫兹帧频。

动画专家组 (MPEG) 标准是对供传输或存储的数字视频信号进行压缩标准的代表。该标准经 ISO-IEC/JTC1/SC2/WG11 讨论，并被推荐为标准的草案。该标准规定了一种将运动补偿预测编码与离散余弦变换 (DCT) 编码相结合的混合压缩方法。

第一压缩技术，运动补偿预测编码，利用了时域中视频信号的相关性。按照此方法，根据所解码和重放 (复制) 的代表在现在画面前面或后面的参考画面的视频信号，预测代表现在画面 (帧或场) 的视频信号。只要将代表现在画面的视频信号和代表参考画面的复制的视频信号之间的运动预测误差进行发送或存储。这就大大地减少了代表现在画面所需要的数字视频信号的总量。

第二压缩技术，DCT 编码，利用了内画面，视频信号的二维相关性。按照此技术，当对一块现行画面，或一组运动预测误差，进行正交变换时，信号功率集中在特定的频率成分上。因此，只需要在信号功率所集中的区域上将量化的二进制数码配给 DCT 系数。这就更进一步减少了代表画面所需要的数字视频信号的数量。

由于 MPEG 标准的编码技术基本上是供隔行视频信号用的，当在不修改的情况下将它们应用于非隔行视频信号时，出现了许多问题。



特别是，当 MPEG 技术被应用于非隔行视频信号时，能损害压缩比。

电影由连续地重放的静止画面的序列组成，通常每秒 24 幅画面。电影胶片资料，例如，电影胶片或 24 帧视频信号，以 24 赫兹帧频的全帧形式代表电影的每一幅画面，而隔行视频信号以两个连续场的形式代表电影的每一画面，每一场代表半幅画面，并且从一场位移一行而得到另一场。NTSC 隔行视频信号有 60 赫兹的场频。因此，从 24 赫兹帧频的电影胶片资料引出 60 赫兹场频的隔行视频信号，如使用电视电影机所做的那样，需要在胶片资料的每秒帧数和视频信号中的每秒场数之间进行转换。

一般采用称为 2 - 3 下拉的技术，将 24 赫兹帧频的电影胶片资料转换为 60 赫兹场频的隔行视频信号。图 1 画出了 2 - 3 下拉如何工作的图形。

2 - 3 下拉的处理包含从电影胶片资料的每两个连续帧的第一帧中引出视频信号的两场，和从胶片资料的两个连续帧的第二帧中引出视频信号的三场的重复工序。在图 1 中，800 和 801 帧是 24 赫兹帧频的电影胶片资料的连续帧，图中，每一胶片资料帧被分成奇数场，用实线表示，和偶数场，用虚线表示。

最初，从第一胶片资料帧 800 引出视频信号的两场。802 视频场，奇数场，首先从 800 第一胶片资料引出，后面是 803 第二视频场，偶数场。接着，从 801 第二胶片资料引出视频信号的三场，804 视频场，奇数场，最先被引出，后面是 805 视频场，偶数场，继之以 806 视频场，另一奇数场。804 和 806 两个奇数场彼此是相同的。对于另两胶片资料帧 808 和 809，重复此过程，由此可引出 810 至 814 视频场。要注意的是，810 偶数场是最先从



8 0 8 胶片资料帧引出，并且，8 1 2 和 8 1 4 两个偶数场是从 8 0 9 胶片资料帧引出的。由于所示的安排，从电影胶片资料的四帧序列引出了视频信号的十场的序列，此后重复该序列。

图 2 画出了将图 1 所示过程引出的隔行视频信号的场的连续对合并成帧的结果的图形。9 0 0 和 9 0 1 视频场是从相同胶片资料帧引出的。9 0 2 和 9 0 3 视频场也是从相同胶片资料帧引出的。因此，由合并 9 0 0 和 9 0 1 视频场所产生的 9 0 7 视频帧，和由合并 9 0 2 和 9 0 3 视频场所产生的 9 0 8 视频帧，每一帧都是从相同胶片资料帧引出的。相反，由合并 9 0 4 和 9 0 5 连续视频场所产生的 9 0 9 视频帧是从两不同胶片资料帧引出的。

当 MPEG 编码应用于由利用 2 - 3 下拉技术从电影胶片资料引出的隔行视频信号而得到的非隔行视频信号时，对在上述例子中的 9 0 7 和 9 0 8 帧进行编码时，因为这些帧每一帧都是从单个胶片资料帧得到的，因而是内相关的，不会出现各种问题。但是，当对 9 0 9 视频帧进行编码时，因为它是从两个不同的胶片资料帧引出的，因而它不一定是内相关的，会遇到各种困难。

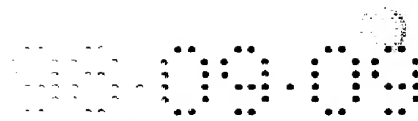
如果电影是快速移动的，或者如果在该帧中出现景色变化，由胶片资料的两个不同帧所得到的视频帧有低的垂直相关性，而降低了基于 D C T 的信号压缩。此外，因为降低了的视频信号的相关性，运动补偿预测也会失败。

发明的目的和提要：

以下是附图的简略说明：

图 1 用图解的方式说明 2 - 3 下拉技术的工作原理。

图 2 描绘了当应用于利用 2 - 3 下拉技术由不同胶片资料帧所得



到的场而形成的帧时，编码效率如何降低的图形。

图 3 是构成本发明第一实施例的图象处理装置的编码装置和解码装置的方框图。

图 4 是包含在图 3 中的 2 - 3 下拉检测电路的方框图。

图 5 画出了如何由图 3 中的速率转换电路处理的成对场的图形。

图 6 是图 3 中编码器 1 0 5 的方框图。

图 7 画出了在编码器中如何选择运动预测模型的图形。

图 8 是图 3 中所示的解码装置的解码器 1 1 3 的方框图。

图 9 是构成发明第二实施例的图象处理装置的编码装置和解码装置的方框图。

图 1 0 是说明在图 9 中所示的速率转换电路 1 0 3 中如何产生各种控制信号的图形。

图 1 1 是在图 9 中所示的场顺序重排电路 1 0 4 的方框图。

图 1 2 是在图 9 中所示的编码器 1 0 5 的方框图。

图 1 3 是表示在图 1 2 中所示的编码器 1 0 5 中编码缓冲器 407 和在图 9 中所示解码器 1 1 2 中解码缓冲器 7 0 1 的状态的图形。

图 1 4 是表示在图 1 2 中所示的编码器 1 0 5 中编码缓冲器 107 和在图 9 中所示解码器 1 1 2 中解码缓冲器 7 0 1 的状态的图形。

图 1 5 是说明视频缓冲核对器的概念的方框图。

图 1 6 是在图 9 中所示的解码器 1 1 2 和速率转换电路 1 1 3 的方图。

图 1 7 图解说明按照第一记录法的第一变化从所记录的帧频为 2 4 赫兹的记录信号中解码装置如何产生场频为 6 0 赫兹的视频信号。

图 1 8 图解说明按照第一记录法的第二变化从所记录的帧频为

24 赫兹的记录信号中速率转换电路如何产生场频为 60 赫兹的视频信号。

以下是对发明的详细说明。

本发明的第一实施例首先将参考图 3 来加以说明，图 3 画出了编码装置 100 和解码装置 101 的方框图。

最先说明编码装置。编码器输入信号 VI，场数为 60 赫兹的隔行视频信号被送给下面将详细说明了的 2-3 下拉检测电路 102。每次 2-3 下拉检测电路 102 都检测编码器输入信号 VI 中的成对的场，并产生场模式变化信号 FMC，送给速率转换电路 103。为响应场模式变化信号 FMC，速率转换电路 103 排除来自编码器输入信号 VI 的每一成对的场，并将所得到的视频信号送给场顺序重排电路 104。场顺序重排电路 104 将来自速率转换电路 103 的信号转换成顺序的、帧频为 24 赫兹的图象信号。然后编码器 105 压缩图象信号并对其编码，并将结果送给施加误差校正码的 ECC 电路。调制电路 107 对来自 ECC 电路的信号进行调制，以供在记录介质 108 上进行记录。

解码装置 101 接收由记录介质 109 重放的信号。记录介质 109 与在其上记录着由编码装置 100 所产生的信号的记录介质 108 相同，或者是从该记录介质 108 引出的。所重放的信号经解调电路 110 解调，并送给 ECC 解码电路 111，在这里施加误差检测和校正。解码器 112 对来自 ECC 解码电路的信号解码成帧频为 24 赫兹的画面。频率转换电路 113 将帧频为 24 赫兹的图象信号转换为场频为 60 赫兹的视频信号。场顺序重排电路 114 将来自解码器 112 的 60 赫兹场频的视频信号的场顺序恢复成编码器输入



信号 VI 的场顺序，并且提供 60 赫兹场频的、解码器装置输出信号 VO。

现在参考图 4 来说明 2-3 下拉检测电路 102 的工作过程。场延迟电路 201 和 202，经过两个场周期，即 $1/30$ 秒的时延，将编码器输入信号 VI，场频为 60 赫兹的视频信号，转换成延迟信号 VPI。差值计算器 203 接收延迟信号 VPI 和编码器输入信号 VI，并计算出在两个信号中的每一相应图象要素（象素）之间的差值 VP2。

绝对值计算器 204 计算由差值计算器 203 对每一象素所计算的差值 VP2 的绝对值 VP3，并将该结果送给累加器 205，计算在该场中每一象素的差值的绝对值之和。比较器 206 将得到的绝对值差值之和与门限值 TH 比较，当编码器输入信号 VI 的帧是成对的场，并且能像这样被排除时，绝对值差值之和 VP4 小于门限值 TH，并且比较器 206 产生场模式变化信号 FMC。

经场延迟电路 201 相对于视频信号 VI 延迟一个场周期的视频信号 VII 被送给频率转换电路 103，该电路的工作过程用图 5 来加以说明。当送给频率转换电路 103（图 1）的延迟视频信号 VII 是场频为 60 赫兹的隔行视频信号，并且是利用 2-3 往下拉技术从电影胶片资料得到时，如上所述，场 301 和场 302 从相同胶片资料帧中产生。场 303 至 305 也全部从一个胶片资料帧，不同于场 301 和 302 起源的帧中产生。由于场 303 和场 305 作为 2-3 下拉的结果是相同的（成对的场），场 305 提供多余的信息。

因此，当来自 2-3 下拉检测电路 102 的场模式变化信号 FMC 指示场，如场 305 之类，是成对的场时，频率转换电路 103 把该

场看作是成对的场，并且从视频信号 VI 1 中排除该场。频率转换电路接着将得到的视频信号 VI 4 送给场顺序重排电路 1 0 4，将视频信号 VI 4 中的各场的顺序重排成由编码器 1 0 5 的编码顺序所要求的顺序。场顺序重排电路 1 0 4 也可将构成每帧的两场隔行，以提供顺序的画面。

图 6 是编码器 1 0 5 的方框图。来自场顺序重排电路 1 0 4 的视频信号 VI 4 被送给单元化电路 4 0 1，它将信号 VI 4 分成最好是 16×16 像素的宏单元。每一宏单元经由下面将会说明的运动检测电路 4 0 2 被送给差值检测器 4 0 3。

差值检测器 4 0 3 还接收来自场存储器 4 1 1 至 4 1 4 所形成的对运动补偿的场存储器组和预测器 4 1 5 的运动补偿像素的宏单元，所述预测器在下面也将得到说明。差值检测器逐个像素地确定像素的宏单元和运动补偿像素的宏单元之间的差值。

来自差值检测器 4 0 3 的运动预测误差的宏单元被送给 D C T 电路 4 0 4，它对将每个宏单元分为四份所得到的单元中的运动预测误差进行正交变换。D C T 电路 4 0 4 最将离散余弦变换 (D C T) 用于每一单元。由 D C T 电路 4 0 4 所定的 D C T 系数被送给量化器 4 0 5，在这里利用自适应所分配的位数它们被量化了。所量化的 D C T 系数然后被送给可变长度编码器 4 0 6，这里应用如 Huffman 编码，或者扫描宽度受限制的编码之类的可变长度编码。可变长度编码器 4 0 6 也把运动矢量 M V，预测模式信号 P M，和场模式变化信号 F M C 和所量化的 D C T 系数结合起来。可变长度编码电路 4 0 6 的输出被送给编码器缓冲器 4 0 7，它通常以恒定的位速率提供编码器输出信号 V C 1。要注意的是，尽管在图 6 中漏掉了，从编码缓冲

器 4 0 7 到量化器 4 0 5 反馈一个防止编码缓冲器 4 0 7 溢出或下溢的信号。

量化器 4 0 5 也将所量化的 D C T 系数经由去量化器 4 0 8，逆 D C T 电路 4 0 9，相加器 4 1 0 和选择器 4 1 7 馈给运动补偿的场存储器 4 1 1 至 4 1 4。该去量化器将量化器 4 0 5 所完成的量化倒过来，该逆 D C T 电路 4 0 9 将 D C T 电路 4 0 4 所完成的 D C T 过程倒过来。由于将来自逆 D C T 电路 4 0 8 的重新形成的运动预测误差的每一宏单元与由存储在场存储器 4 1 1 至 4 1 4 中的一幅或多幅前面的画面所得到的参考画面的运动补偿宏单元，经预测器 4 1 5，进行相加，相加器 4 1 0 重新形成了现在画面的宏单元。在现在画面完全地重新形成之后。接着它可存储在场存储器 4 1 1 至 4 1 4 的一个之中，由选择器 4 1 7 进行选择，作为对后面画面进行编码的参考画面。

来自单元化电路 4 0 1 的像素的宏单元还送给运动检测电路 4 0 2，以决定每个宏单元的矢量，并且还产生每个宏单元的绝对值差值之和。运动检测电路 4 0 2 将绝对值差值之和送给运动预测模式决定电路 4 1 8，以决定运动预测模式，这在下面将会说明。像素宏单元还从单元化电路 4 0 1，经运动检测电路 4 0 2，传给差值检测电路 4 0 3，这在上面已经说明。

现在参考图 7 说明选择每个宏单元的预测模式的方面。图 7 表示双向—预测编码（B—画面）的情形。可得到三种预测模式：

（1）根据前面的参考画面正向预测；

（2）根据前面和后面画面的线性预测（用线性计算的方法计算在现在画面的宏单元中的每一像素，例如根据在前面画面中的参考宏

单元中的象素和在后面画面中的参考宏单元中的象素来计算平均值)；
和

(3) 根据后面参考画面的反向预测。

如果用 X 代表现在画面和由运动检测电路 4 0 2 所决定的前面参考画面之间的预测误差的绝对值差值之和，用 Y 代表现在画面和后面参考画面之间的预测误差的绝对值差值之和，那么，如图 1 7 所示：

当 $Y > J X$ ，相当于区域 6 0 1，运动预测模式决定电路 4 1 8 根据前面的场或帧选择正向预测；

当 $K X \leq Y \leq J X$ ，相当于区域 6 0 2，运动预测模式决定电路 4 1 8 根据前面和后面的场或帧选择线性预值；和

当 $Y < K X$ ，相当于区域 6 0 3，运动预测模式决定电路 4 1 8 根据后面的场或帧选择反向预测。

运动预测模式决定电路 4 1 8 将预测模式 $P M$ 和运动矢量 $M V$ 供给运动补偿的场存储器组的预测器 4 1 5，和读地址发生电路 1016。按照预测模式 $P M$ 和运动矢量 $M V$ 由地址发生电路 1016 所产生的读地址被加到场存储器 4 1 1 至 4 1 4 上。地址发生电路 1016 产生偏离现在宏单元的象素地址的场存储器地址，偏离的量由运动矢量 $M V$ 指定。按照由读地址发生电路 1016 所提供的地址，从场存储器读出象素的宏单元，并提供给预测器 4 1 5，按照预测模式 $P M$ ，完成选择和插入。这样，利用预测模式 $P M$ 和运动矢量 $M V$ ，运动补偿的场存储器 4 1 1 至 4 1 4 和预测器 4 1 5 完成了运动补偿。

现在参考图 8 所示方框图，详细地说明第一实施例的解码装置 1 0 1 的解码器 1 1 2。

给解码器 1 1 2 的解码器输入信号 $V D 3$ 被暂时地存储在解码器

缓冲器 7 0 1 中。可变长度解码器 7 0 2 将解码缓冲器所收到的 DCT 系数的可变长度编码倒过来，并取出运动矢量 M V，预测模式 P M，和场变化模式信号 F M C。逆量化器 7 0 3 对所量化的 D C T 系数进行逆量化，逆 D C T 电路 7 0 4 将 D C T 系数变换为运动预测误差的单元。将逆量化器 7 0 3 和逆 D C T 电路 7 0 4 构造成具有对图 6 所示编码器的量化器 4 0 5 和 D C T 电路 4 0 4 的特性分别地互补的特性。

由组合来自逆 D C T 电路的四个相邻单元的正方形排列所形成运动预测误差的宏单元被送给相加器 7 0 5 的一个输入端，相加器的另一输入端，经预测器 7 1 1，用从一幅或多幅参考画面所得到的运动补偿宏单元来馈送。相加器 7 0 5 的输出，现在画面的重新形成的宏单元，被送给由预测器 7 1 1 和场存储器 7 0 7 至 7 1 0 组成的运动补偿的场存储器组中的场存储器的一个。重新构成的存储在场存储器 7 0 7 至 7 1 0 中的画面用作对后面画面进行解码的参考画面，并且边经选择器 7 0 6，以适当的定时，从场存储器送出，形成解码器输出信号 V O 1 的画面。

显示地址发生电路 7 1 3 将显示地址供给场存储器 7 0 7 至 7 1 0。来自产生同步信号以响应外同步信号的同步信号发生电路 7 1 2 的帧脉冲信号提供给显示地址发生电路 7 1 3。

由可变长度解码器 7 0 2 取出的场模式变化信号 F M C，和解码器输出信号 V O 1 被送给频率转换电路 1 1 3。当信号 F M C 指示从编码器输入信号中除去了场，频率转换电路使解码器输出信号中的相应的场加倍，提供场频率为 6 0 赫兹的输出信号。来自频率转换电路 1 1 3 的信号传给场顺序重排电路 1 1 4，在这里，来自频率转换电

路的信号的场顺序被恢复成编码器输入信号的顺序，并提供所得到的信号作为解码装置输出信号VO，其场频为60赫兹。

现在参考图9对本发明的第二实施例进行说明，图9画出了编码装置100和解码装置101的方框图。在图9中，与图3中所示部件相应的部件用相同的参考号码表示。

首先说明编码装置100。编码器输入信号VI，60赫兹场频的视频信号，被送给2-3往下拉检测电路102，在这里，每当检测到成对场时就产生场模式变化信号FMC。为响应场模式变化信号，频率转换电路103从编码器输入信号VI中除去每个成对的场，并将所得到的信号送给场顺序重排电路104。

在频率转换成由编码器105所要求的频率之后，场顺序重排电路104改变场的顺序。在场顺序重排之后，编码器105对画面信号进行压缩和编码，并将所得到的编码信号送给ECC电路106，加上误差校正码。调制电路107对来自ECC电路106的信号进行调制，供在记录介质上进行记录用。此外，在第二实施例中，指示打算显示的帧所采用的方法的控制信号，例如下面将作说明的DSO或DFN，被包含在记录在记录介质108上的信号之中。

现在说明解码装置101。对从记录介质108中取出的记录在记录介质109上的信号进行重放，由解调电路110进行调解，并送给ECC解码电路111，在这里，进行误差检测和校正。解码器112将来自ECC电路的信号解码成有帧频为24赫兹的视频信号。

频率转换电路113产生地址信息用来送给解码器112，以便将解码器112所产生的视频信号的画面顺序还原为编码器输入信号VI的顺序，并将所重排的信号变换为有60赫兹场频的视频信号。解



码器提供所得到的信号作为场频为 60 赫兹的解码装置输出信号 VO。

本实施例的 2 - 3 往下拉检测电路 102 的工作过程和结构类似于前面所述的第一实施例的，因此这里将不再进行说明。

但另一方面，频率转换电路 103 的工作过程也类似于上面参考图 5 所描述的，下面参考图 10 来说明在第二实施例中由频率转换电路 103 所产生的信号。

第二实施例的频率转换电路 103 接收来自 2 - 3 下拉检测电路 102 的场模式变化信号 FMC，如上所述。当频率转换电路 103 检测到 FMC 信号是处于它的 1 状态时，它不将来自编码器输入信号的相应的成对的场送给场顺序重排电路 104。相反，当频率转换电路检测到 FMC 信号是处于它的 0 状态时，它将未变化的编码器输入信号的场送给场顺序重排电路 104。

此外，第二实施例的转换电路 103 产生最高场第一特征位 DSO，指示将显示的帧的场所按照的顺序。DSO 特征位量只能有 0 或 1 值的一位特征位。在它的 1 状态时，特征位 DSO 指示首先将显示特征位从属的帧的视频信号的第一场和第二将显示视频信号的第二场。反之，在它的 0 状态时，特征位 DSO 指示首先将显示特征位从属的帧的视频信号的第二场和第二将显示第一场。按照惯例，首先所显示的场是奇数场。频率转换电路 103 还产生许多场显示编码特征位 DFN，指示特征位从属的帧是按两场显示还是按三场显示。而且，DFN 特征位是只能有 0 或 1 值的一位特征位。在它的 1 状态时，特征位 DFN 指示特征位从属的帧将按三场显示。相反，在它的 0 状态时，特征位 DFN 指示特征位从属的帧将按两场显示。

在图 10 中可以看到，2 - 3 下拉检测电路 102（图 9），当

它检测到成对的场 4 和 9 时，就产生场模式变化信号，所以场 0 在相应于胶片资料帧 A 的输出帧 (a) 中是最高场，最高场第一特征位 D S O 是处于其 1 状态，指示首先将显示帧的第一场。而且，输出帧 (a) 是从编码器输入信号 VI 的仅有的两场中得到的，所以，场显示编码特征位 D F N 的数被置于其 0 状态。

相应于胶片资料帧 B 的输出帧 (b) 的第一场 (场 2) 是最高场，所以最高场第一特征位 D S O 被置于其 1 状态，指示在第二场 (场 3) 之前将显示帧的第一场 (场 2)。输出帧 (b) 是从编码器输入信号 VI 的三场 (场 2, 3 和 4) 得到的，所以场显示编码特征位 D F N 的数被置于其 0 状态，指示输出帧 (c) 必须按两场显示。

相应于胶片资料帧 C 的输出帧 (c) 的第一场 (场 5) 是最低场，所以最高场第一特征 D S O 被置于 0 状态，指示输出场 (c) 的第二场在第一场 (场 5) 之后显示。该输出场 (c) 只从编码输入信号 VI 的两场产生，所以场显示编码特征位 D F N 的数值被置于 0 状态，指示输出帧必须按两场显示。

最后，相应于胶片资料帧 D 的输出帧 (d) 的第一场 (场 7) 是最低场，所以最高场第一特征位 D S O 被置于其 0 状态，指示在第一场 (场 7) 之后将显示输出帧 (d) 的第二场 (场 8, 最高场)。输出帧 (d) 是从编码器输入信号 VI 的三场 (场 5, 6 和 7) 得到的，所以场显示编码特征位 D F N 的数被置于其 1 状态，指示输出帧 (d) 必须按三显示。

频率转换电路 1 0 3 将特征 D S O 和 D F N 送给编码 1 0 5，和场顺序重排电路 1 0 4。

场顺序重排电路 1 0 4 的结构示于图 1 1 中。场顺序重排电路



1 0 4 包括一组复数场存储器 1 6 1 和地址控制器 1 6 2。

来自频率转换电路 1 0 3 的画面信号送给场顺序重排电路 1 0 4，并且在按照地址控制器 1 6 2 所指定的地址处，首先记录在存储器组 1 6 1 中。然后从场存储器组 1 6 1 中读出在由地址控制器 1 6 2 所指定的地址上的画面信号，并送给编码器 1 0 5。

地址控制器 1 6 2 产生响应画面编码类型信号 P C T，宏单元地址 A B L，和最高场第一特征位 D S O 的地址。画面编码类型信号 P C T 由在编码器 1 0 5 中的画面编码类型发生器 4 2 0 产生。宏单元地址 A B L 由也在编码器 1 0 5 中的单元化电路 4 0 1 产生。最高场第一特征位 D S O 由频率转换器 1 0 3 产生。

场存储器组 1 6 1 存储若干场。地址控制器 1 6 2 涉及信号 P C T，A B L 和 D S O，产生从频率转换器 1 0 3 处收到的画面信号被写在场存储器组 1 6 1 中的地址，并将地址送给存储器组 1 6 1。然后根据该地址将从场顺序重排电路 1 0 4 处收到的画面信号写进存储器组 1 6 1 中。

而且，地址控制器 1 6 2 涉及信号 P C T，A B L 和 D S O，产生在场存储器组 1 6 1 中的地址，在该地址上记录送给编码器 1 0 5 的目前画面信号的宏单，并将该地址送给存储器组 1 6 1。按照该地址从场存储器组 1 6 1 中读出的目前画面信号的宏单元送给编码器 1 0 5。靠改变相对于记录地址的读出地址的顺序，能重新排到由频率转换电路 1 0 3 处收到的场，提供由编码器 1 0 5 所要求的场顺序。此外，由读来自连续场的间隔行，场顺序重排电路能将两隔行场转换为单独的非隔行帧作帧模式编码。

图 1 2 表示第二实施例的编码器 1 0 5 的方框图，在图中，与在

上面参考图 6 所说明的编码器中的部分对应的部分用相同的参考号码来表示。

在编码器 1 0 5 中，单元化电路 4 0 1 产生在帧中最好是 16×16 像素的每个宏单元的地址 A B L，并将该地址送给场顺序重排电路 1 0 4。场顺序重排电路 1 0 4 从场存储器 1 6 1 中读出每个单元地址所指定的像素的宏单元，并将作为输入信号 VI 4 的像素的宏单元送给编码器 1 0 5。信号 VI 4 通过单元化电路 4 0 1，和运动检测电路 4 0 2，进入差值检测器 4 0 3。

差值检测器 4 0 3 还接收与在输入信号 VI 4 中像素的每个宏单元对应的运动补偿像素宏单元。运动补偿的像素宏单元是由上面参考图 6 所说明的场存储器 4 1 1 至 4 1 4 和预测器 4 1 5 所构成的运动补偿的场存储器组提供。差值检测器 4 0 3 决定在输入信号 VI 4 中像素的每个宏单元和从预测器 4 1 5 处收到的相应的像素运动补偿宏单元之间的逐个像素的差值。

来自差值检测器 4 0 3 的运动检测误差的宏单元送给 D C T 电路 4 0 4，对由每个宏单元除以四所得到的运动检测误差的单元进行正交变换。D C T 电路 4 0 4 最好把离散余弦变换 (D C T) 用于每个单元。由 D C T 电路 4 0 4 所提供的 D C T 系数送给量化器 4 0 5，在这里利用自适应分配的位数将该系数量化。所量化的 D C T 系数然后送给可变长度编码器 4 0 6，在这里应用了如 Huffman 编码，或者扫描宽度受限制的编码之类的可变长度编码。可变长度编码器 406 的输出送给编码缓冲器 4 0 7，通常以恒定的位速率提供压缩了的输出信号 V C 1，缓冲监控电路 1017，将在下面说明，采用将信号 O V F 反馈到量化器 4 0 5，控制由量化器 4 0 5 所产生的位数的方

法，防止编码缓冲器 4 0 7 的溢出或下溢。

量化器 4 0 5 还将所量化的系数经由去量化器 4 0 8，逆 D C T 电路 4 0 9，相加器 4 1 0，和选择器 4 1 7 送给运动补偿的场存储器 4 1 1 至 4 1 4。去量化器将由量化器 4 0 5 所完成的量化倒过来，逆 D C T 电路 4 0 9 将由 D C T 电路 4 0 4 所完成的 D C T 过程倒过来。相加器 4 1 0 采用将来自逆 D C T 电路 4 0 8 的重新构成的运动预测误差的每个宏单元与从存储在场存储器 4 1 1 至 4 1 4 的一幅或多幅前面画面所得到的参考画面的运动补偿宏单元，经预测器 4 1 5，进行相加的方法，重新构成了现在画面的宏单元。在完全重新构成了现在画面之后，接着可将其存储在由选择器 4 1 7 所选择的场存储器 4 1 1 至 4 1 4 的一个之中，作为对后面画面进行编码的参考画面。

输入信号 VI 4 的宏单元还送给运动检测电路 4 0 2，决定每个宏单元的运动矢量，并产生每个宏单元的绝对值差值之和。运动检测电路 4 0 2 将绝对值差值之和送给运动预测模式决定电路 4 1 8。

如以上参考图 6 所述，选择了三个现有的预测模式。

在第二实施例中，运动预测模式决定电路 4 1 8 将预测模式 P M 和运动矢量 M V 提供给运动补偿的场存储器组的预测器 4 1 5，并提供给读地址发生电路 1016。按照预测模式 P M 和运动矢量 M V，由地址发生电路 1016 所产生的读地址提供给场存储器 4 1 1 至 4 1 4。地址发生电路 1016 产生场存储器地址，该地址偏离现在宏单元的像素地址由运动矢量 M V 所表示的大小。按照由读地址发生电路 1016 所提供的地址，从场存储器中读出像素的宏单元，并提供给预测器 4 1 5，按照预测模式 P M 完成选择和内插。如此，利用预测模式 P M 和运动矢量 M V，运动补偿的场存储器 4 1 1 至 4 1 4 和预测器

415 完成运动补偿。

在图 1 2 中所示的编码器 1 0 5 的第二实施例中，画面编码类型发生电路 4 2 0 决定是利用内一帧编码（I - 画面），预测编码（P - 画面），还是利用双向预测编码（B - 画面），对每帧进行编码。由画面编码类型发生电路 4 2 0 产生的画面编码类型信号 P C T 指示每帧的画面编码类型。在连续 I - 画面中间，在连续 P - 画面中间和在 I - 画面和第一其后的 P - 画面之间的画面数可被置于预定值。例如，每十五帧可提供一幅 I - 画面，每三帧可提供一幅 P - 画面。在连续的 P - 画面中间，或者在 I - 画面和第一其后的 P - 画面之间的两帧是 B - 画面。换句话说，连续 I - 画面中间，连续 P - 画面之间，和 I - 画面和第一其后的 P - 画面之间的画面数是与信号有关的。

画面编码类型发生电路 4 2 0 将画面编码类型送给运动预测模式决定电路 4 1 8，单元化电路 4 0 1，可变长度编码器 4 0 6 和时间参考发生电路 4 2 1。时间参考发生电路产生时间参考信号，用以送进可变长度编码器 4 0 6。时间参考信号是与每幅输入画面有关的信号，并指示在画面组（G O P）中的画面被显示的顺序，在下面将会对此作详细说明。来自时间参考发生电路 4 2 1 时间参考送给可变长度编码器 4 0 6。

现在对第二实施例的可变长度编码器 4 0 6 进行说明。可变长度编码器 4 0 6 将每幅画面的编码视频信号加给磁头，使信号对在记录介质 1 0 8 上进行记录作好准备。当记录介质上所记录的信号有帧频 2 4 赫兹，并且通过利用 2 - 3 下拉技术，如上所述，得到 6 0 赫兹场频的视频信号从电影胶片资料上引出时，该信号利用以下两种记录方法的每一个能被记录在记录介质 1 0 8 上。

在第一方法中，作为记录在记录介质上的信号的部分，记录了一个或多个控制信号，当重放记录以提供有 60 赫兹的场频的输出视频信号时，该控制信号指示哪一帧的哪一场应被重放。在第二方法中，未记录这样的控制信号，并且，当重放记录时，解码器完成自动的 2 - 3 下拉过程，提供有 60 赫兹的场频的输出视频信号。

首先说明关于第一记录方法的两种变化，在第一记录方法中，特征位或者控制信号指示哪一场将被重放。

第一记录方法 - 变化 1

2 - 3 下拉检测电路 102 将场模式变化信号 FMC 每次置于 1，它检测在输入视频信号中的成对的场。因此，在关于第一记录方法的第一变化中，FMC 信号被用作控制信号，指示在重放记录时在该记录中应产生三场的帧。在第一记录方法的第一变化中，FMC 信号被加给应产生三场的那些帧的画面磁头，并被同时记录。FMC 信号可被记录在画面磁头的画面编码扩展中（这些术语下面会详述）。

在叙述关于第一记录方法的第二变化和第二记录方法之前，将对某些标题语法的描述和在编码装置和解码装置的 MPEG-2 标准中所规定的缓冲作用的排列进行说明。

MPEG-2 视频序列的语法示于表 1 中（注：本说明书内总共包含 8 个表，即表 1 至表 8，它们统一编排在本说明书正文叙述部分之后）。表 1 的数学算符和语法类似于在 C 程序设计语言中所用的。表 1 中所用术语在供电影和关腾的声音进行一般的编码用的 ISO/IEC 建议 H. 26X 的工作草案中作了限定，这里引用它作参考。表 2 表示在表 1 中所涉及的 MPEG-2 序列标题的语法，表 3 表示在表 1 中所涉及的

MPEG-2 序列扩展的语法。

在表 2 中所示的序列标题帧频 (frame-rate) 符号组是四位长并规定了在视频序列中视频信号的帧频。帧-频符号组的可能状态示于表 4 中。包含在表 3 所示的序列扩展中的是非隔行序列 (non-interlaced-sequence) 特征位, 其状态指示在视频序列中的视频信号是隔行的还是顺序的 (即: 非隔行的)。当视频序列只含有顺序的画面时, 非隔行序列特征位被置于其 1 状态, 否则, 非隔行序列特征位被置于其 0 状态。当非隔行序列特征位是在其 0 状态时, 帧频代表预计的显示序列的每秒帧数。当非隔行序列是在其 1 状态时, 帧-频指定每秒非隔行帧数, 因此, 和每秒顺序画面数。

表 2 所示的序列标题和表 3 所示序列扩展还分别地包括 vbv 缓冲器容量 (vbv-buffer-size) 符号组和 vbv 缓冲器容量扩展 (vbv-buffer-size-extension)。vbv 缓冲器容量符号组如 vbv 缓冲器容量扩展符号组一起提供能计算 V B V 缓冲器的容量的数量, 如以下将会说明的那样。视频缓冲检验器 (VBV) 是概念上与编码装置的输出端连接的虚拟解码器。V B V 包括由 V B V 缓冲器容量所规定容量的虚拟缓冲器。编码器的输出信号以所使用的恒定码速率送给 V B V 缓冲器。按照下面将详细规则的规则从 V B V 缓冲器中提取信号。MPEG 编码装置的技术所要求是它产生的位流将不使 V B V 缓冲器或者溢出或者下溢。如此, V B V 缓冲器容量 B 规定对编码装置所产生的输出信号进行解码要求的最小缓冲器容量。关于 V B V 的详情在 ISO/IEC 建议 H. 26X 的工作草案的附录 C 中作了陈述。

v b v 缓冲器容量的十个最低位被置于表 2 中所示的序列标题的 v b v 缓冲器容量符号组中。v b v 缓冲器容量的五个最高位被置于



表 3 所示的序列扩展中的 v b v 缓冲器容量扩展符号组中。来自 vbv 缓冲器容量扩展符号组的五位与来自 v b v 缓冲器容量扩展符号组的十位相结合产生称为 v b v 缓冲器容量的十五位整体。其后按照如下的公式由 v b v 缓冲器容量计算出 V B V 缓冲器的容量 B：

$$B = 16 \times 1.024 \times \text{vbv} - \text{缓冲器} - \text{容量}$$

在上面表 1 中所定义的视频序列中，画面标题和画面编码扩展，每一个包含若干符号组，位于每幅画面的视频信号之前。画面标题和画面编码扩展的语法分别地示于表 5 和表 6 中。

现在对在表 5 所示的画面标题中的符号组的数字进行说明。

时间 - 参考 (temporal-reference) 符号组是 10 位符号组，其内容指示画面标题列入画面显示的顺序 (在视频序列中的画面的顺序不用于显示画面的顺序)。对于每幅输入画面，画面计数器加 1，以提供时间 - 参考。对于画面的每组的画面，时间 - 参考计数器被复原到零，或者如果它到达 1204 时。当按两场对帧编码时，时间 - 参考对于两场是相同的。

画面 - 编码 - 类型 (Picture-Coding-type) 编码是三位符号组，其内容识别如何对画面标题列入的画面编码，即：对画面编码是利用内画面编码 (I - 画面)，预测编码 (P - 画面)，还是利用双向预测编码，或者是否只对由内画面编码产生的直流 (DC) 分量编码 (D - 画面)。画面编码类型符号组的可能状态示于表 7 中。在视频序列中，无 D 画面可以和任何其它类型的画面在一起。

v b v - 延迟 (vbv-delay) 符号组是十六符号组，当编码器给输出信号提供恒定位速率时使用其内容。v b v - 延迟规定了在进行解

码的开头解码器缓冲器的初始占用，以防止解码器缓冲器的下溢或溢出。v b v - 延迟是根据在现在画面的视频信号从缓冲器的取出之前，以目标位速率 R 从初始未占用状态到所希望的初始占用，填满 V B V 缓冲器所需要的时间来定义的。v b c - 延迟是在收到在画面标题中画面开始编码 (picture-start-Cobe) 的最后字节之后，V B V 应该等待的 90 千赫兹系统钟的周数。

v b v - 延迟可以根据 V B V 缓冲器的状态按下式来计算：

$$v b v - \text{延迟 } n = 90,000 \times B_n / R$$

在上面的方程中：

$$n > 0,$$

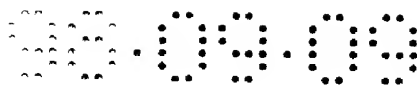
B_n 是紧接在从缓冲器取出画面 n 的视频号之前，但是在取出任何 G O P 层和在画面 n 之前的序列标题之后，V B V 缓冲器占用，和

R 是序列标题中的位 - 速率 (bit-rate) 指出的位速率。

现在说明表 6 所示的画面编码扩展的符号组的数字。

画面结构 (picture-structure) 符号组是两位符号组，其内容指示画面是否是帧画面，或者，相反，画面是由两场组成帧的上部场还是下部场。画面结构符号组的可能状态示于表 8 中。

上部场第一 (top-field-first) 特征位的状态的含义取决于在画面结构符号组中所指出的画面结构。当帧结构 (frame-structure) 指示画面是帧画面时，上部场第一特征位处于其 1 状态指示帧由上部场首先将被显示。相反，上部场第一特征位处于其 0 状态指示帧的下部场首先将被显示。在场结构画面中，或者在非隔行序列特征位被置于其 1 状态的顺序帧结构画面中，上部场第一特征位总是被置于其 0



状态。

场显示编码 (field-displayed-code) 特征位的数字指示画面将被显示的场数。当特征位被置于其 1 状态时, 画面将按三场被显示。当特征位被置于其 0 状态时, 画面将按二场被显示。如果画面是顺序画面, 其画面结构编码是 1 1。并且非隔行序列特征位处于其 1 状态, 则场显示编码特征位的数字一定被置于其 0 状态。由场画面所组成的帧总是以两场来显示。

现在参考图 1 3, 1 4 和 1 5 来说明由缓冲监控电路 1017 对编码缓冲器的控制。

首先, 参看图 1 5, 第二实施例的缓冲监控电路 1017 控制在可变长度编码器 4 0 6 中的位分配, 以防止解码器缓冲器 8 0 4 (相应于在图 1 6 所示解码器中的缓冲器 7 0 1) 当对由编码装置产生的输出信号进行解码时所出现的溢出或下溢。缓冲监控电路靠将上面提到的虚拟视频缓冲检验器 (V B V) 缓冲器 8 8 假想地连到编码装置的输出端来运行。由编码装置产生的输出信号送到虚拟 V B V 缓冲器 8 1 1。根据下面所说的规则, 并且为响应 v b v - 延迟符号组的内容, 从 V B V 缓冲器中读出存储在虚拟 V B V 缓冲器中的每幅画面的视频信号。缓冲监控电路 1017 监视虚拟缓冲器 8 1 1 的状态, 并且控制在可变长度编码器中的位分配, 以防止虚拟 V B V 缓冲器溢出或下溢。

缓冲监控电路控制可变长度编码器视频位流, 以便编码装置的输出信号满足下面的视频缓冲检验器要求:

(1) V B V 和编码装置有相同的钟频和相同的画面速率, 并且同步地运行。

(2) V B V 有容量 B 的 V B V 缓冲器, 这里 B 如上所述根据在序列标题中的 v b v - 缓冲器 - 容量和在序列标题扩展中的 v b v - 缓冲器 - 容量 - 扩展来计算。

(3) V B V 初始是未占用的, 并且用来自编码装置的输出信号填充由在画面标题中的 v b v - 延迟所说明的时间。

(4) 所有已经在 V B V 缓冲器中的画面的视频信号, 及时地取出最长的。然后, 在根据序列标题中的画面 - 速率 (picture-rate), 画面编码扩展中的画面 - 结构 (picture-structure), 和在最后解码画面的画面标题中的场 - 显示 - 编码的数字所计算出的时间 t 之后, 在那个时间已经存储在缓冲器中的画面的全部视频信号, 即时地取出最长的。时间 t 的时间间隔定义如下:

$$t = \text{场计数} / (\text{每幅画面场} \times P)$$

这里:

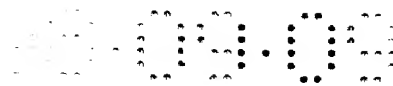
每幅画面场 (field-per-picture)=2, 当画面结构 = 1 1 时, 即, 就帧结构而论, 或者

每幅画面场 = 1, 当画面结构有不同于 1 1 的数值时;

P = 根据画面速率计算的每秒画面的数; 和

场 - 计数是根据在最后显示画面的画面隔行标题中的场 - 显示 - 编编码的数字所计算出的显示场的数字。

序列标题和紧接在画面之前的 G O P 标题与画面同时地被取出。紧接在任何数据或信号被取出之前, 检查 V B V。每当检查 V B V 缓冲器时, 其占用必须处于 0 和 B 之间, 这里 B 是用根据前面所述的 v b v - 缓冲器 - 容量和 v b v - 缓冲器 - 容量 - 扩展所计算出的位表示的 V B V 缓冲器容量。



现在说明第一记录方法和第二记录方法的第二种变化。

第一记录方法 - 第二种变化

MPEG - 2 语法形成了在画面标题中，场的特正式分配，用作存储由关于第一记录方法的第一种变化所要求的 F M C 信号。如此，关于第一记录方法的第二种变化采用了与正式 MPEG - 2 语法相符的控制信号和符号组，当按 60 赫兹场频的隔行视频信号重放记录时，指示所记录信号的哪帧的哪场应该成双。在 MPEG - 2 语法中，非隔行序列符号组，指示在视频序列中所有画面是否是非隔行画面，和帧速率 (frame-rate 在) 符号组，其内容指示画面速率是在开始每个视频序列的序列标题中的符号组。在第一记录方法的第二变化中，可变长度编码器 406 置帧速率于 24 赫兹或 23.976 赫兹，并且将非隔行序列置于 0。

对于第一记录方法的第二变化采用了由频率转换电路 103 提供的特征位 D S O [上部场第一 (top-field-first)] 和 D F N [被显示场编码数 (number-of-field-displayed-code)] 作特征位，指示哪场应在解码装置输出信号 V O 中重复。频率转换电路 103 将特征位 D S O 和 D F H 送绎可变速率编码器 406，在这里它们进入由视频序列中每幅画面标题中的 MPEG-2 标准所分配的场。在画面标题中，处于其 1 状态的特征位 D S O 指示画面的第一场将首先被显示，而处于其 0 状态的特征位 D S O 指示画面的第二场将首先被显示。另外，处于其 0 状态的特征位 D F N 指示画面将按两场被显示，而处于其 1 状态的特征位 D F N 指示画面将被显示成三场。

第二记录方法

现在将说明第二记录方法，它提供解码装置用自动地完成 2 - 3

下拉过程解码的信号。

第二记录方法将非隔行序列特征位置于其 1 状态，并将帧速率置于 24 赫兹或 23.976 赫兹。由于非隔行序列特征位的状态，上部场第一特征位始终被置于 0。另外，被示场编码数特征位被置于 0。在指示哪场在解码器中将是成双的编码器输出信号中不包含信号。当解码器中的频率转换电路识别出非隔行序列特征位和帧速率的这种结合时，它自动地完成 2 - 3 下拉过程，如下将会说明的那样。

现在将说明第二记录方法，用此方法解码装置自动地完成 2 - 3 下拉过程，对来自编码器的输出信号的位速率的影响。

第二记录方法不控制在画面标题中的被显示一场一编码数特征位的状态，并且解码装置 101 自动地完成 2 - 3 下拉过程，以提供 60 赫兹场频供显示用的解码装置输出信号。由此结果，如图 13 中所示，由于编码器的输出信号包含与解码器的输出信号中每秒画面数不同的每秒画面数，因此未满足上面所说明的 V B V 缓冲器的要求。从而，如果缓冲监控电路 1017，根据编码装置正峰 V B V 缓冲器送信号的假设，控制编码装置中的量化器 405，则溢出或下溢可能出现在解码装置 101 中的实际的缓冲器中。所以，当使用第二记录方法时，在编码器中一定要采取防止在解码装置中缓冲器的可能溢出或者下溢的防范措施。

使用第二记录方法的条件是：

(1) 必须利用由 $4/5$ ($4/5$ 相当于编码装置和解码装置之间的帧频之比) 乘在序列标题和序列扩展中的 v b v 缓冲器容量所得到的 v b v 缓冲器容量来计算 V B V 缓冲器容量 B。

(2) 必须既要考虑将视频序列的第一帧的视频信号显示成三场

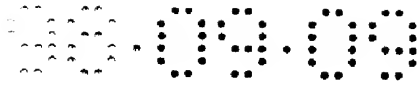
的情况，又要考虑将第一帧的视频信号显示成两场的情况来选择 vbv — 延迟。

现在对图 1 3 和 1 4 进行说明。在每个图中，实斜平行线之间的距离代表缓冲器容量。在每个图中，平行线的倾角代表编码装置的输出信号，或者解码装置的输入信号的位速率。在每个图中，实线阶梯线表示编码器 8 0 1 如何将每幅画面的视频信号传送给编码缓冲器 8 0 2。如以上所述，每幅画面的全部视频信号，在每个画面 2 4 赫兹的周期，瞬时地被存储进编码缓冲器。在每个图中，虚线阶梯线表示解码器 8 0 5 如何从解码缓冲器 8 0 5 中取出每帧的视频信号。如上述，在由 v b v — 延迟到规定的延迟时间之后，每幅画面的全部视频信号，在每幅画面 3 0 赫兹的周期，瞬时地从解码缓冲器中取出。缓冲监控电路 1017 确保每个实线阶梯线被保持在关联的平行线之内。

当利用第二记录方法时，图 1 4 中的虚线之间的距离代表缓冲器容量 B' （根据 $v b v$ 缓冲器容 $\times 4 / 5$ 计算）。在这种情况下，完成缓冲控制以致虚线倾斜平行线和实线倾斜平行线的中心可以彼此符合。

照这样，由于使缓冲监控电路 1017，与实际解码缓冲器的容量相比较，减小了 $V B V$ 缓冲器的容量，可以在没有在解码缓冲器中出现溢出和下溢的风险的情况下使用第二记录方法。但是， $V B V$ 缓冲器的容量的减小可以导致分配给有些画面的位远少于根据其全容量的 $V B V$ 缓冲器所分配的位。这会引起画面质量的一定损坏。

现在参考图 1 6 所示的方框图对第二实施例的解码器 1 1 2 进行说明。图 1 6 中相应于上面所说明的图 8 所示解码器中的部分的部分用相同的参考号码表示。来自 $E C C$ 解码电路 1 1 1 的输入信号 $VD3$



暂时地被存储在解码缓冲器 7 0 1 中，如上所述。来自解码缓冲器 7 0 1，输入信号通过可变长度解码器 7 2，在这里，从输入信号 VD3 中的不同标题取出至少一个控制信号，如下面将会说明的那样。可变长度解码器还将在编码装置中可变长度编码器 4 0 6 中所实现的 D C T 系数的可变长度编码倒过来。

此后，在来自可变长度解码器的信号中所量化的 D C T 系数的每段，利用由可变长度解码器 7 0 2 从输入信号 V D 3 中取出的信息，由逆量化器 7 0 3 进行逆量化。接着对每个得到的 D C T 系数的段由最好应用逆 D C T 的逆 D C T 电路 7 0 4 进行正交变换。逆量化器 7 0 3 和逆 D C T 电路 7 0 4 要构造成具有分别地互补图 1 2 所示编码器中的量化器 4 0 5 和 D C T 电路 4 0 1 特性的性能。

来自 D C T 电路 7 0 4 的输出的运动预测误差的每一宏单元送到相加器 7 0 5，在这里，它与由预测器 7 1 1 从一幅或多幅参考画面引出的宏单元结合，以重新产生现在画面的宏单元。将所得到的现在画面的宏单元，按照自显示地址发生电路 7 1 3 来的地址，送到场存储器 7 0 7 至 7 1 0 中的一个。由显示地址发生电路 7 1 3，以适当的定时，将场存储器 7 0 7 至 7 1 0 中所存储的完全重新构造的画面读出到选择器 7 0 6，该选择器 7 0 6 以解码器输出信号 V O 1 部分的形式提供所读出的画面。

可变长度解码器 7 0 2 还从输入信号 V D 3 的标题中提取上面所说明的，送到场地址发生电路 7 2 1 的不同的控制信号。当利用第一记录方法对从记录介质 1 0 9 重放的信号进行记录，并且控制信号指示从编码器输入信号中取出场时，这使场地址发生电路 7 2 1 再次从场存储器 7 0 7 至 7 1 0 中的一个读出早先曾读出两幅画面的重新构



造的畫面。重複讀出的畫面送到選擇器 7 0 6，它以解碼裝置輸出信號 V O 的部分的形式提供所讀出的畫面。這樣，控制信號使解碼器重複到解碼的場，以重新構造從解碼器輸入信號中取出的每一場。

現在參考圖 1 6，將對圖 9 所示的解碼裝置的第二實施例的頻率轉換電路 1 1 3 作說明。

在頻率轉換電路 1 1 3 中，場地址控制器 7 2 1 接收經由可變長度解碼器 7 0 2，從輸入信號 V D 3 中取出的一個或多個控制信號送解碼器 1 1 2，也就是說，場地址控制器或接收 F M C 信號，或是接收非—隔行—序列特徵位，幀—速率，上部—場—第一特徵位和所顯示—場—編碼的數字特徵位。場地址發生器 7 2 1 提供地址到選擇器 7 0 6，使選擇器將存儲在場存儲器組 7 0 7 至 7 1 0 中的重新構造的畫面的視頻信號送到解碼裝置輸出信號 V O。

場地址發生器 7 2 1 還接收來自可變速率解碼器 7 0 2 的時間—參考信號，使場地址發生器 7 2 1 能夠控制選擇器 7 0 6，以便解碼裝置輸出信號 V O 中的場順序與編碼器輸入信號 V I 的相同。

當利用所描述的第一記錄方法的第一種變化對記錄在記錄介質 1 0 9 上的信號進行記錄時，可變速率解碼器 7 0 2 從畫面標題中取出場模式變化信號 F M C，並且將它送到速率轉換電路 1 1 3 作控制信號。對於 F M C 信號是處於其 1 狀態的那些幀，場地址發生器 7 2 1 使選擇器 7 0 6 將來自場存儲器 7 0 7 至 7 1 0 中的一個的幀的第一場的視頻信號，第二次送到解碼裝置輸出信號，以便幀提供解碼裝置輸出信號 V O 的三場。否則，場地址發生器使選擇器 7 0 6 提供來自幀的解碼裝置輸出信號 V O 的兩場。當序列中的第一幀的 F M C 處於 0 狀態時，從如圖 1 7 中為幀 A 所示的幀中引出兩場。但是當序

列中第一帧的 F M C 处于 1 状态时，从如图 1 7 的帧 B 所示那样的帧中引出三场。

当记录在记录介质 1 0 9 上的信号是与 MPEG-2 标准相一致时，利用对于第一记录方法的第二种变化，或者利用第二记录方法，可对该信号记录。可变速率解码器 7 0 2 从画面标题中取出非隔行序列，帧速率，上部场第一特征位，所显示场编码数特征位，和时间参考，并将这些控制信号送场地址发生器 7 2 1。

当非隔行序列是 1 并且帧速率为 2 4 赫兹或者 23.976 赫兹时，这指示利用第一记录方法的第二种变化，记录记录在记录介质 1 0 9 上的信号。因此，场地址发生电路 7 2 1 检查上部场第一特征位的状态，和所显示场编码数特征位的状态，以决定在解码装置输出信号 V O 中哪帧的哪场应该重复。

图 1 8 画出了在由记录介质 1 0 9 重放出的有 2 4 赫兹帧速率的信号中，从每幅画面的画面标题取出的两个特征位信号如何控制产生有 6 0 赫兹场频的解码装置输出信号。当从画面标题取出的上部场第一特征位 (D S O) 处于其 1 状态，并且从画面标题取出的所显示场编码数特征位处于其 0 状态时，场地址发生器 7 2 1 使选择器 7 0 6 提供来自在画面标题下面的画面信号的解码装置输出信号 V O 的两场。选择器读出所选择的场存储器 7 0 7 至 7 1 0 的一个的顺序是这样的，使得输出信号的第一场相当于画面信号的上部场。

当上部场第一特征位 (D S O) 处于其 1 状态，并且所显示场编码数特征位处于其 1 状态时，场地址发生器 7 2 1 使选择器从画面标题下面的画面信中提供解码装置输出信号 V O 的三场。选择器读出所选择的场存储器 7 0 7 至 7 1 0 中的一个所用的顺序是这样的，使得

输出信号的第一和第三场相当于画面信号的上部场。

当上面场第一特征位 (DSO) 处于其 0 状态, 并且所显示场编码数特征位处于其 0 状态时, 场地址发生器 721 使选择器 706 从在画面标题下面的画面信号中提供解码装置输出信号 VO 的两场。但是, 选择器读出所选择的场存储器 707 至 710 中的一个所用的顺序是这样的, 以致输出信号的第一场相当于画面信号的底部场。

最后, 当上部场第一特征位 (DSO) 处于其 0 状态, 并且所显示场编码数特征位处于其 1 状态时, 场地址发生器 721 使选择器 706 从在画面标题下面的画面信号中提供解码装置输出信号 VO 的三场。选择器读出所选择的场存储器 707 至 710 中的一个所用的顺序是这样的, 以致输出信号的第一和第三场相当于画面信号的底部场。

当非隔行序列特征位的状态是 0 并且帧速率是 24 赫兹或 23.976 赫兹时, 这向场地址发生器 721 指示记录在记录介质 109 上的信号是利用第二记录方法记录的。在此时, 上部场第一特征位 (DSO) 恒定地保持在其 0 状态, 并且所显示场编码数特征位也恒定地保持在其 0 状态。为响应控制信号的这种组合, 场地址发生器产生地址序列, 使选择器 706 在没有参考任何发生于编码器的控制信号的情况下, 完成 2-3 往下拉过程。当场地址发生器使选择器将另外帧的一场送解解码装置输出信号 VO, 以完成 2-3 下拉过程时, 在解码装置输出信号 VO 中的成对的场可以是或不是与编码输入信号 VI 中的成对的场相同的场。

最后, 由本发明的实施例制成或再生产的视频信号记录 108 或 109 至少包括, 如涉及成对场的除去的数据, 场模式变化信号



(F M C) 或电视电影转换速率信息 (非隔行序列和帧速率) 之类的东西。成对场被除去的画面可以利用场模式变化信号或者用所显示场编码数特征位来识别。对这样画面的识别避免了, 为防止解码器缓冲器的溢出或下溢, 减小 V B V 缓冲器的容量的需要。

记录可以在如下一类的记录介质上进行, 例如, 盘形记录介质 (光盘, 可记录的光盘, 硬盘等等), 带基记录介质, 半导体存储器, I C 卡等等。而且, 由编码装置产生的信号可以作为广播信号来发射, 或者经由如电缆系统或电话网这样一类分配系统来传播。

表 1

视频序列

视频序 () {	位数	助记号
下一个 _ 开始 _ 编码 () 序列 _ 标题 () 如果 (下一位 () = 扩展 _ 开始 _ 编码) { 序列扩展 () 进行 { 扩展 _ 和 _ 用户 _ 数据 (0) 进行 { 如果 (下一位 () = 组 _ 开始 _ 编码) (画面 _ 标题的 _ 组 () 扩展 _ 和 _ 用户 _ 数据 (1) } } } 画面 _ 标题 ()		

扩展 _ 和 _ 用户 _ 数据 (2)

画面 _ 数据 ()

} 当 (下一 _ 位 () == 画面 _ 开始 _ 编码) ||

下一 _ 位 () == 组 _ 开始 _ 编码) >

如果 (下一 _ 位 () != 序列 _ 结束 _ 编码) {

序列 _ 标题 ()

序列 _ 扩展 ()

}

} 当 (下一 _ 位 () != 序列 _ 结束 _ 编码)

) 此外 (

进行 {

进行 {

画面 _ 标题的 _ 组

如果 (下一 _ 位 () = 用户 _ 数据 _ 开始 _ 编码)

用户 _ 数据 ()

进行 {

画面 _ 标题 ()

如果 (下一 _ 位 () == 用户 _ 数据 _ 开始 _ 编码)

用户 _ 数据 ()

画面 _ 数据 ()

} 当 (下一 _ 位 () == 画面 _ 开始 _ 编码)

} 当 (下一 _ 位 () == 组 _ 开始 _ 编码)

如果 (下一 _ 位 () != 序列 _ 结束 _ 编码)

序列 _ 标题 ()

) 当 (下一 _ 位 () ! = = 序列 _ 结束 _ 编码) } 序列 _ 结束 _ 编码 }		
--	--	--

表 2

序列标题

序列标数 () {	位数	助记号
序列 _ 标题 _ 编码	32	bslbf
水平 _ 大小 _ 值	12	vimsbf
垂直 _ 大小 _ 值	12	vimsbf
Pel _ 高宽 _ 比	4	vimsbf
帧 _ 速率	4	vimsbf
位 _ 速率	18	vimsbf
标志 _ 位	1	"1"
VBV _ 缓冲器 _ 容量	10	vimsbf
约束的 _ 参数 _ 特征位	1	
装入 _ 内部 _ 量化器 _ 矩阵	1	
如果 (装入 _ 内部 _ 量化器 _ 矩阵)		
内部 _ 量化器 _ 矩阵 [64]	8*64	vimsbf
装入 _ 非 _ 内部 _ 量化器 _ 矩阵	1	
如果 (装入 _ 非 _ 内部 _ 量化器 _ 矩阵)		
非 _ 内部 _ 量化器 _ 矩阵 [64]	8*64	vimsbf
下一个 _ 开始 _ 编码 ()		

18.09.09

表 3

序列扩展

序列扩展 () {	位数	助记号
扩展 — 开始 — 编码	32	bslbf
扩展 — 开始 — 编码 — 识别器	4	vimsbf
轮廓 — 和 — 电平 — 指示	8	vimsbf
非 — 隔行 — 序列	1	vimsbf
彩色 — 格式	2	vimsbf
水平 — 大小 — 扩展	2	vimsbf
垂直 — 大小 — 扩展	2	vimsbf
位 — 速率 — 扩展	12	vimsbf
标志	1	
vbv — 缓冲器 — 容量 — 扩展	5	vimsbf
帧 — 速率 — 扩展	8	vimsbf
下一个 — 开始 — 编码 ()		
}		

98.09.09

表 4

帧 — 速率

帧 — 速率	每秒帧
0000	被禁止的
0001	23.976
0010	24
0011	25
0100	29.97
0101	30
0110	50
0111	59.94
1000	60
...	预订的
1111	预订的

表 5

画面标题

画面标题 () {	位数	助记号
画面 _ 开始 _ 编码	32	bslbf
时间 _ 参考	10	vimsbf
画面 _ 编码 _ 类型	3	vimsbf
vbv _ 延迟	16	vimsbf
如果 (画面 _ 编码 _ 类型 == 2 画面 _ 编码 _ 类型 == 3) {		
全部 _ pel _ 正向 _ 矢量	1	
正向 _ f _ 编码	3	vimsbf
}		
如果 (画面 _ 编码 _ 类型 == 3) {		
全部 _ pel _ 反向 _ 矢量	1	
反向 _ f _ 编码	3	vimsbf
}		
当 (下一 _ 位 () == " 1 ") {		
附加 _ 位 _ 画面	1	" 1 "
附加 _ 信息 _ 画面	8	
}		
附加 _ 位 _ 画面	1	" 0 "
下一 _ 开始 _ 编码 ()		
}		

98.09.09

表 6

画面编码扩展 () (位数	助记号
扩展 — 开始 — 编码	32	bslbf
扩展 — 识别	4	vimsbf
正向 — 水平 — f — 编码	4	vimsbf
正向 — 垂直 — f — 编码	4	vimsbf
反向 — 水平 — f — 编码	4	vimsbf
反向 — 垂直 — f — 编码	4	vimsbf
内部 — 直流 — 精度	2	vimsbf
画面 — 结构	2	vimsbf
上部 — 场 — 第一	1	vimsbf
帧 — 预先 — 帧 — det	1	vimsbf
隐蔽运动矢量	1	vimsbf
9 — 刻度 — 类型	1	vimsbf
内部 — vlc — 格式	1	vimsbf
间隔 — 扫描	1	vimsbf
所显示 — 场 — 编码数	1	vimsbf
彩色 — 后处理 — 类型	1	vimsbf
合成 — 显示 — 特征位	1	vimsbf
如果 (合成 — 显示 — 特征位) {		
V — 轴	1	vimsbf
场 — 序列	3	vimsbf
副 — 载频	1	

00.00.00

脉冲串 — 幅度	7	vimsbf
副 — 载频 — 相位	8	vimsbf
下一 — 开始 — 编码 ()		

表 7
画面编码类型

画面编码类型	编码方法
000	被禁止的
001	内部 — 编码 (I)
010	预先 — 编码 (P)
011	双向 — 预先 — 编码 (P)
100	直流内部 — 编码 (D)
101	预订的
110	预订的
111	预订的

99.09.09

表 8

画面 — 结构的意义

画面 — 结构	意 义
11	帧 — 画面
01	上部场
10	下部场
00	预订的

说明书附图

图 1

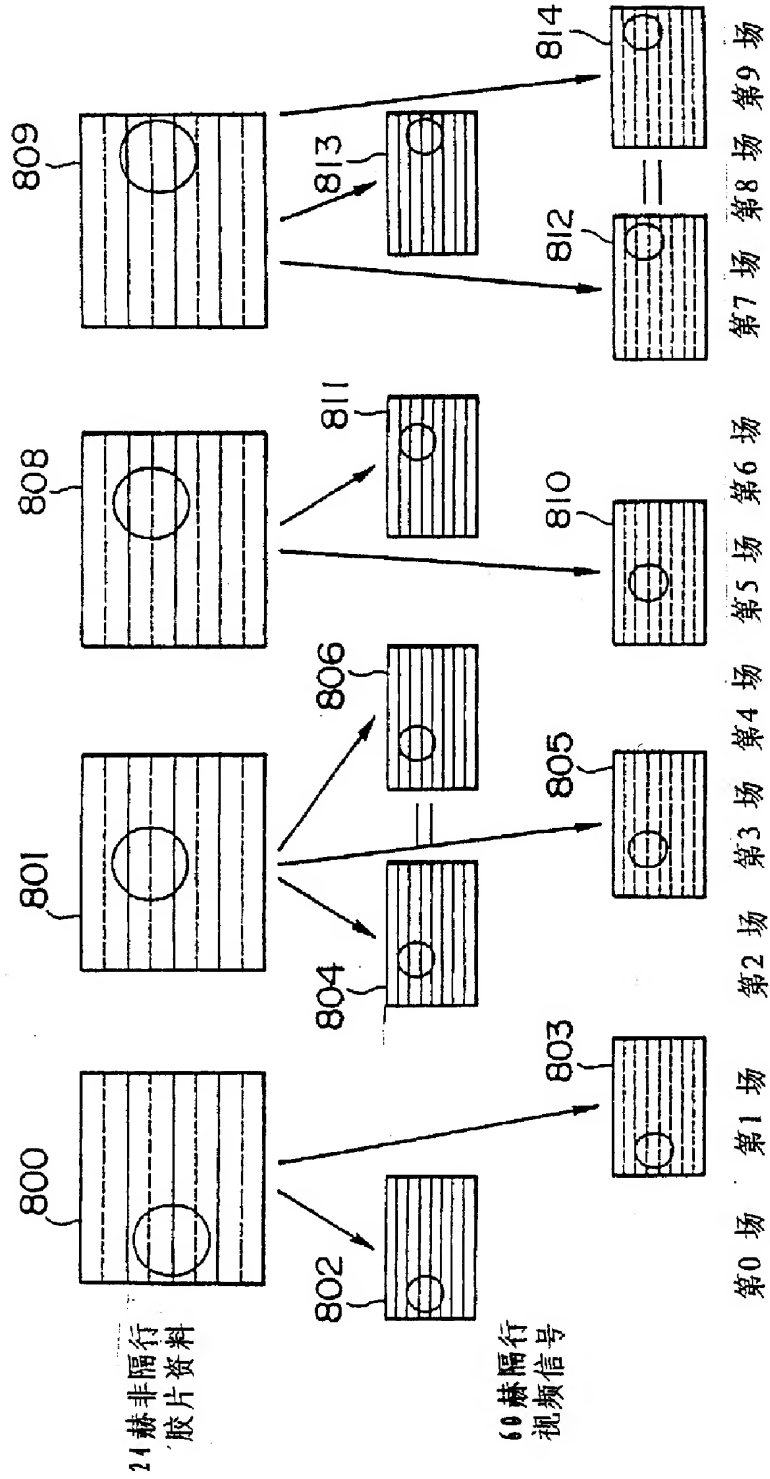
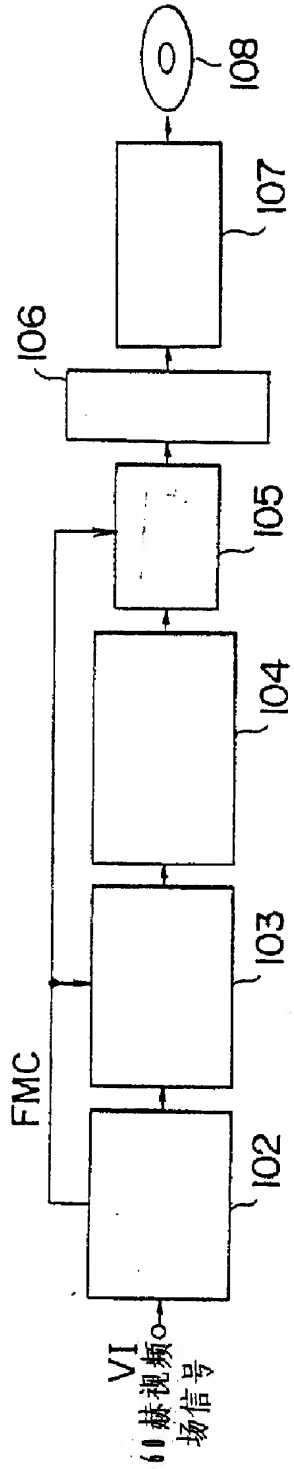
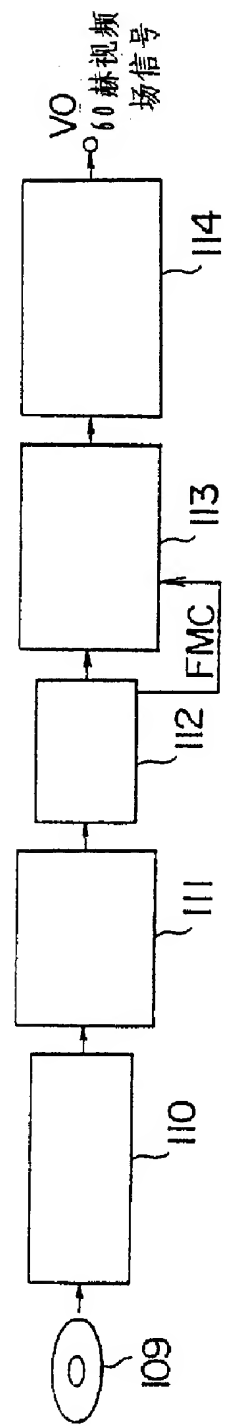


图 3

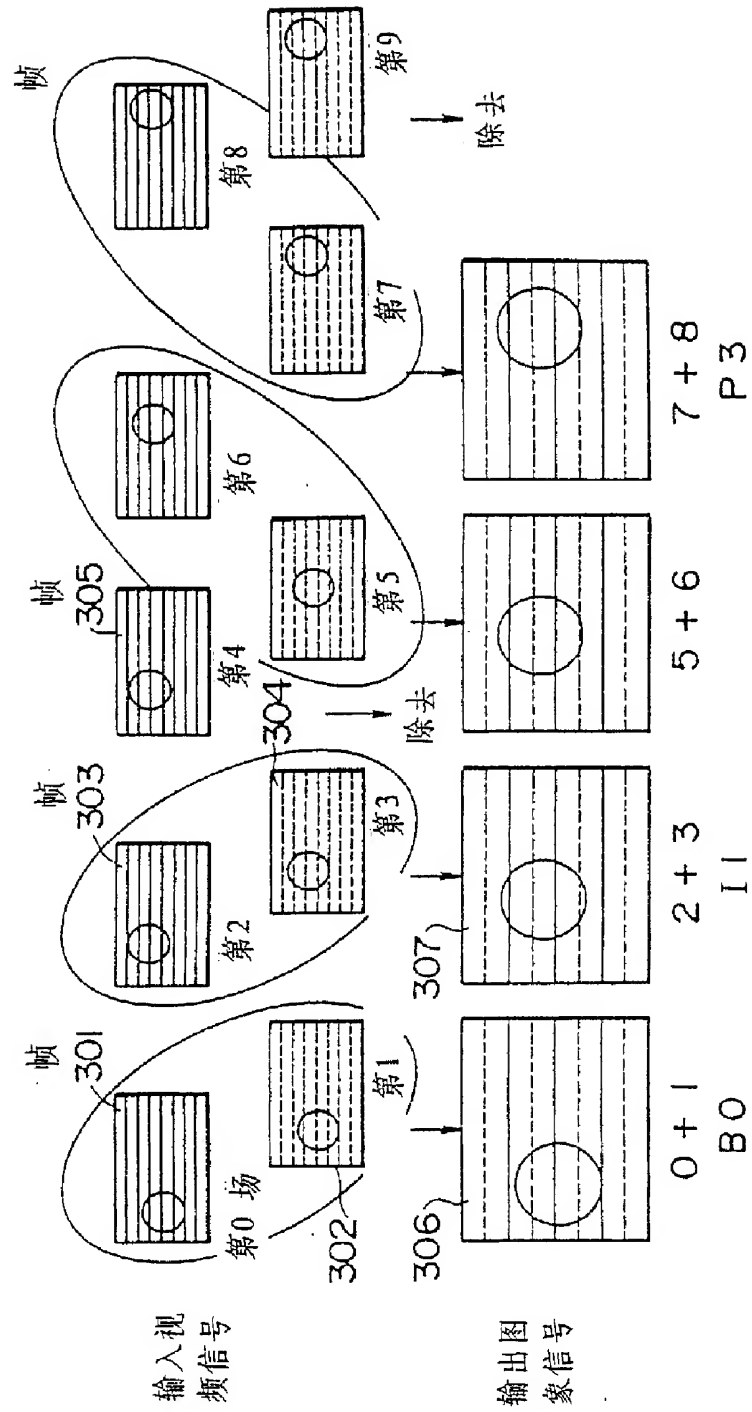


100



101

图 5



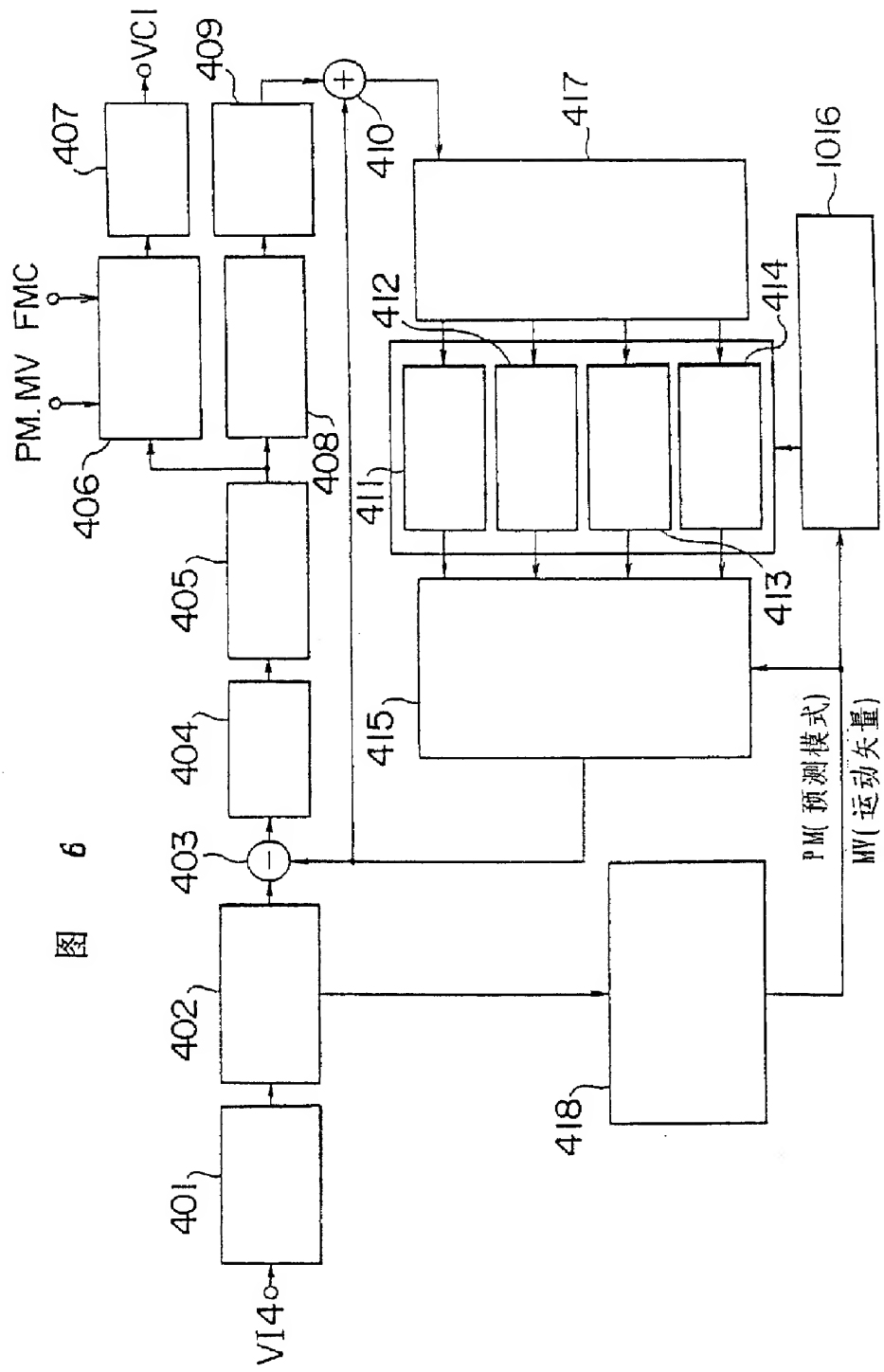


图 7

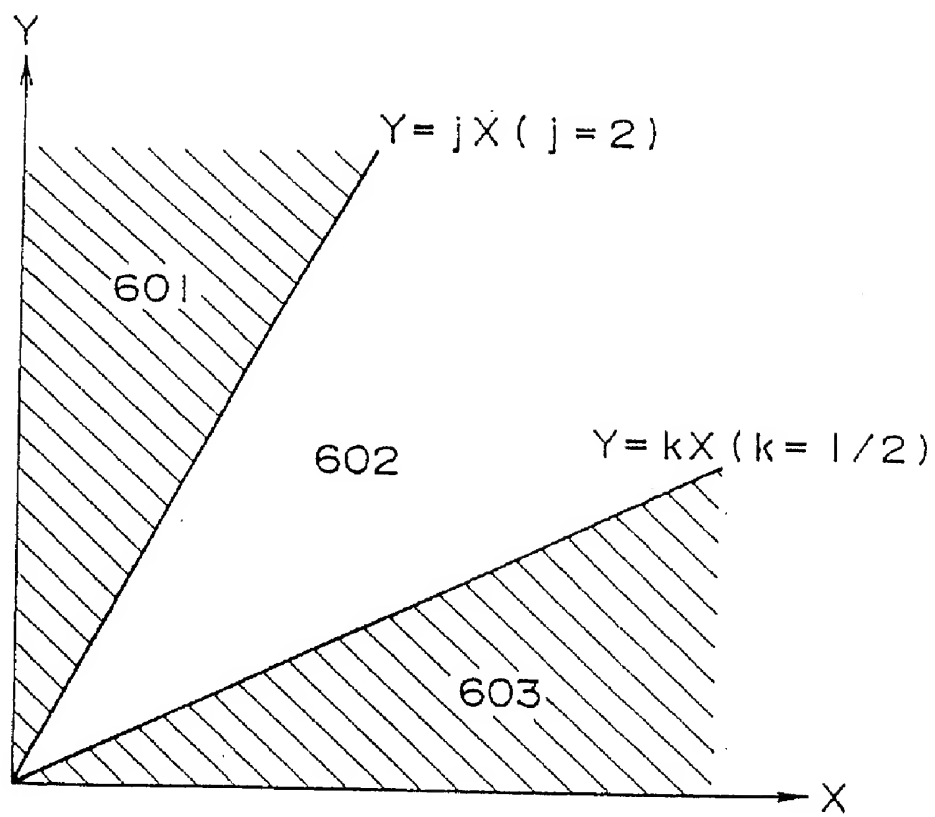
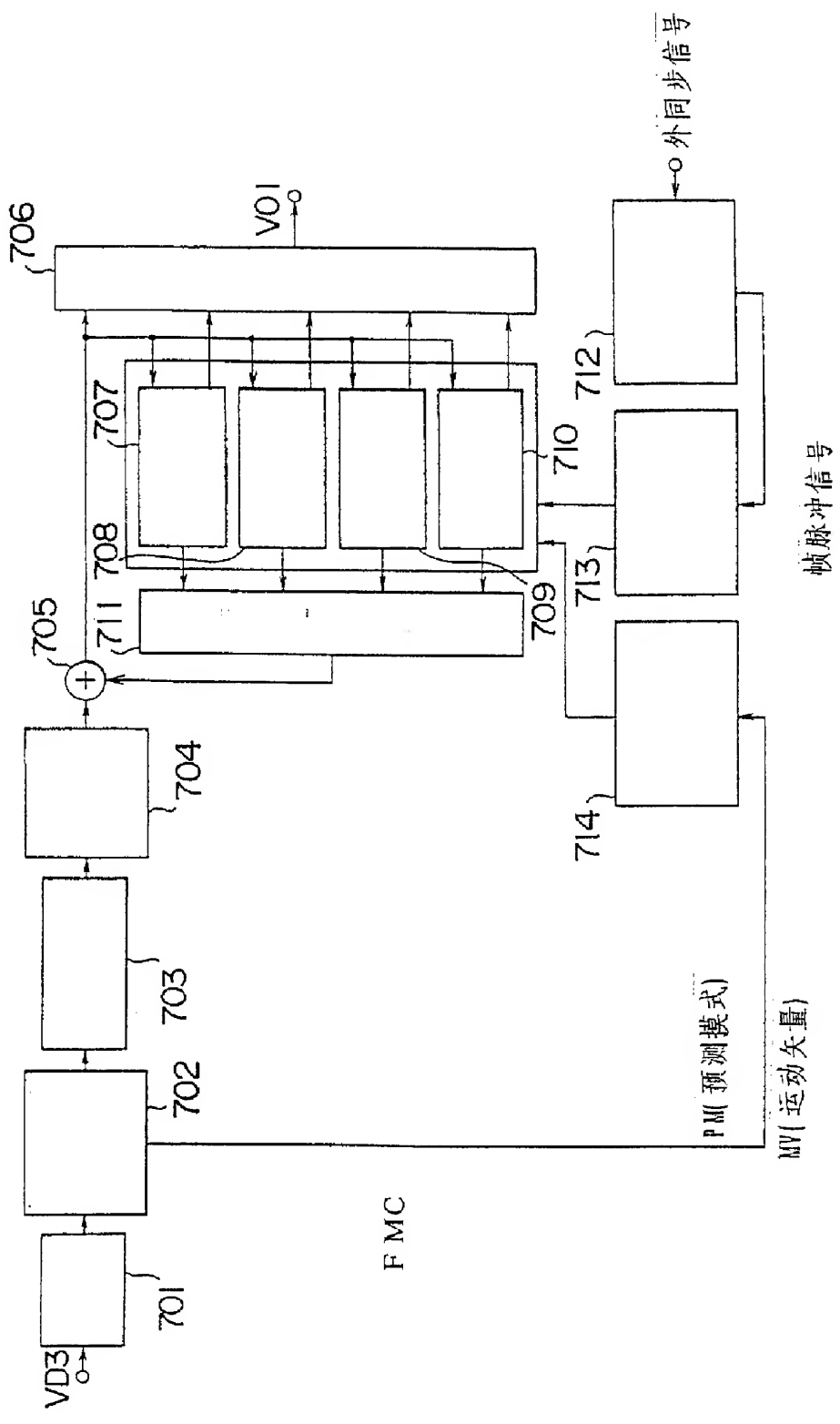


图 8



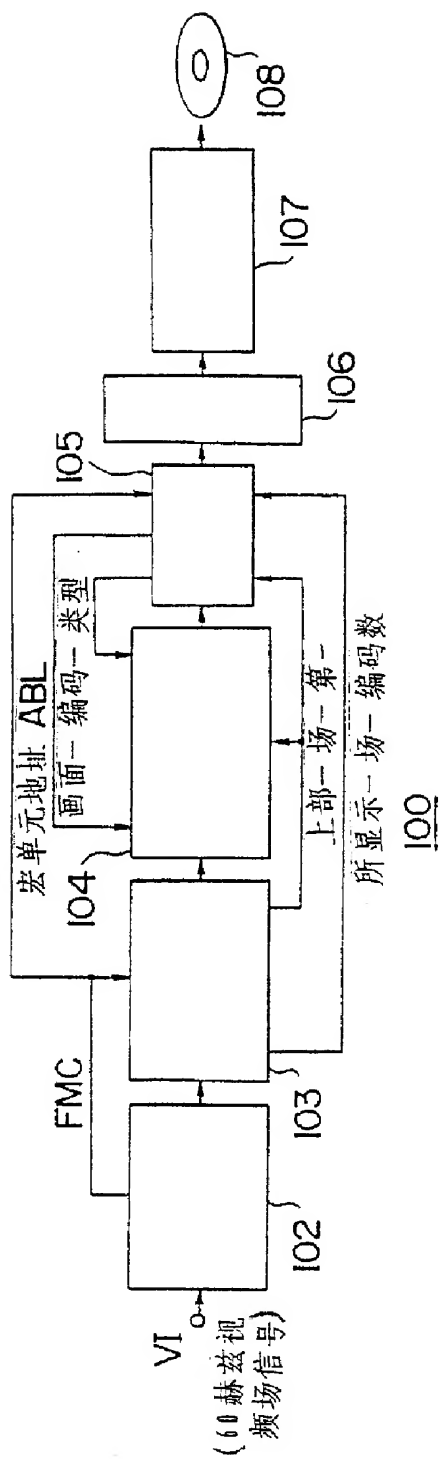
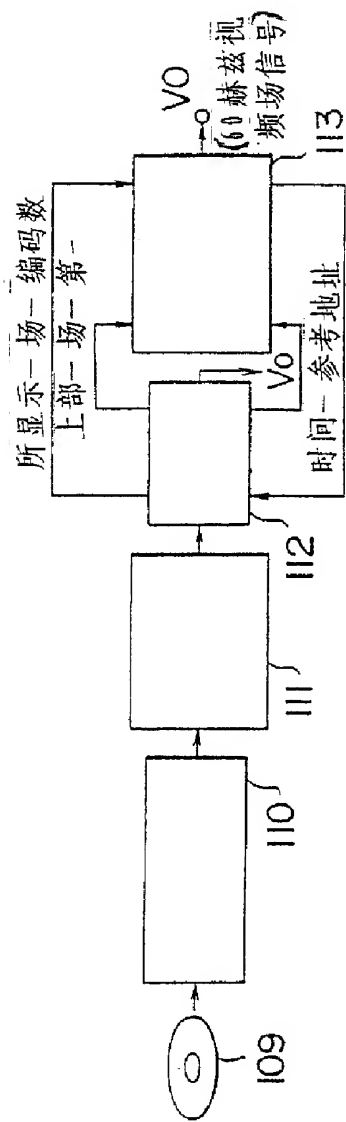
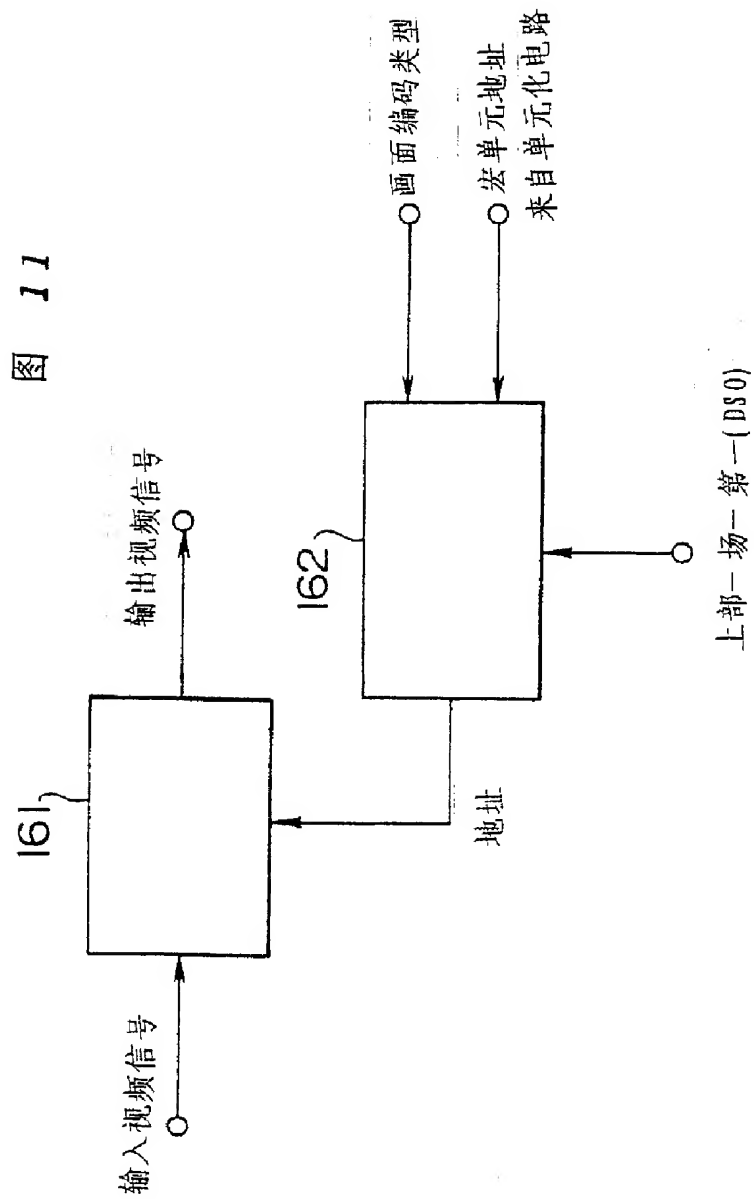


图 9



101

图 11



11

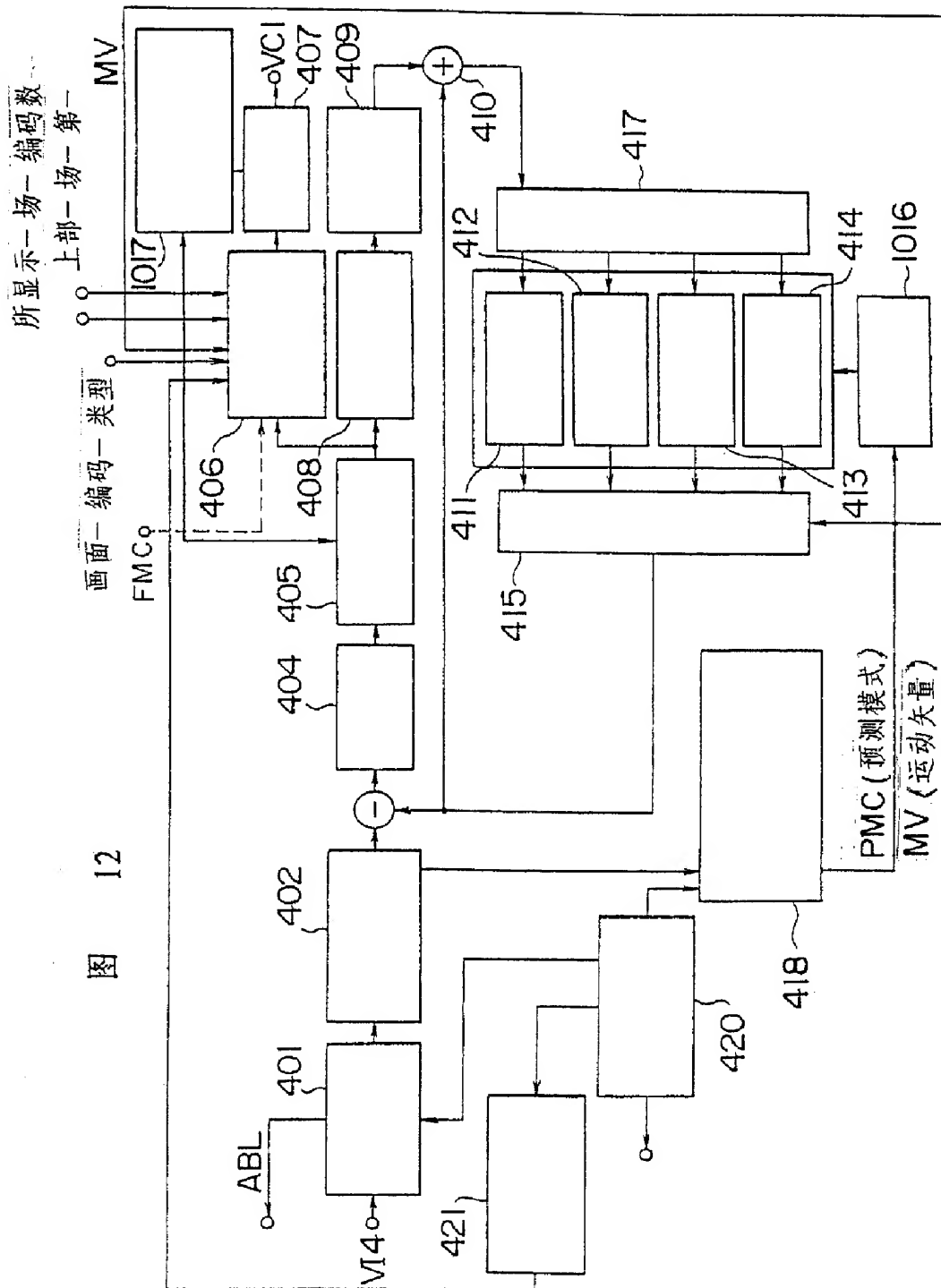


图 12

图 13

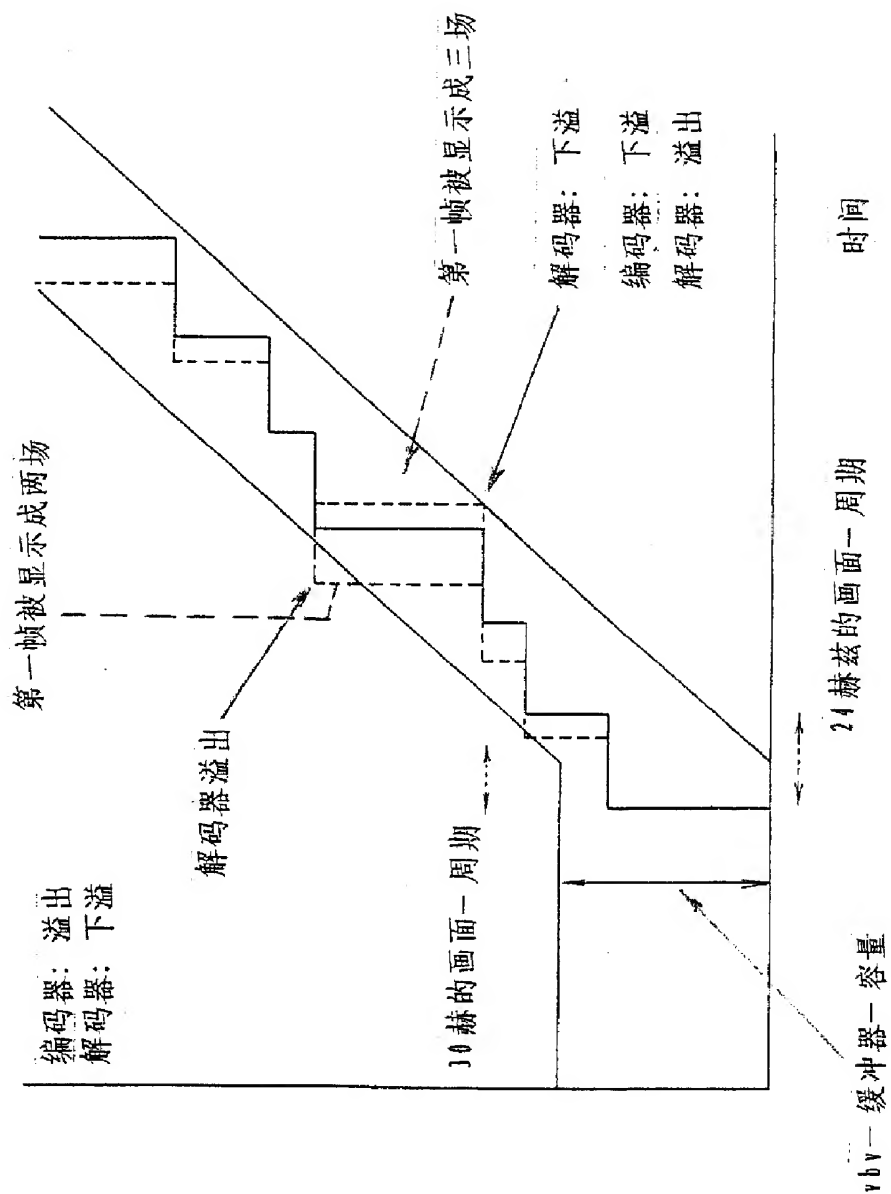
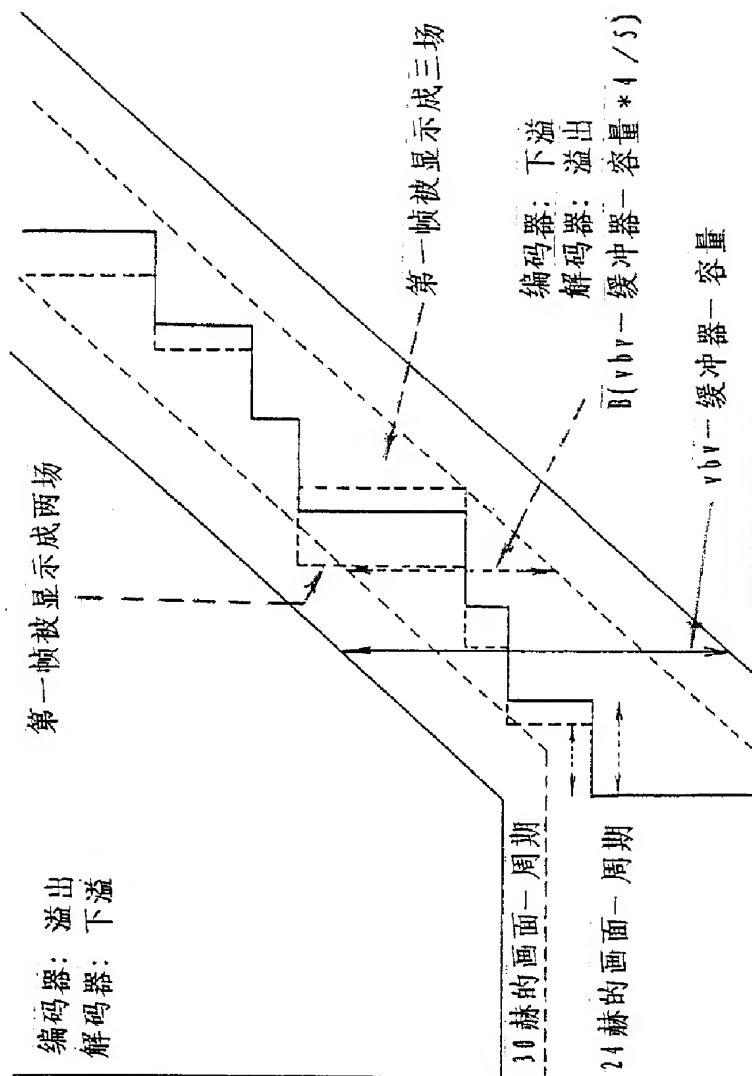
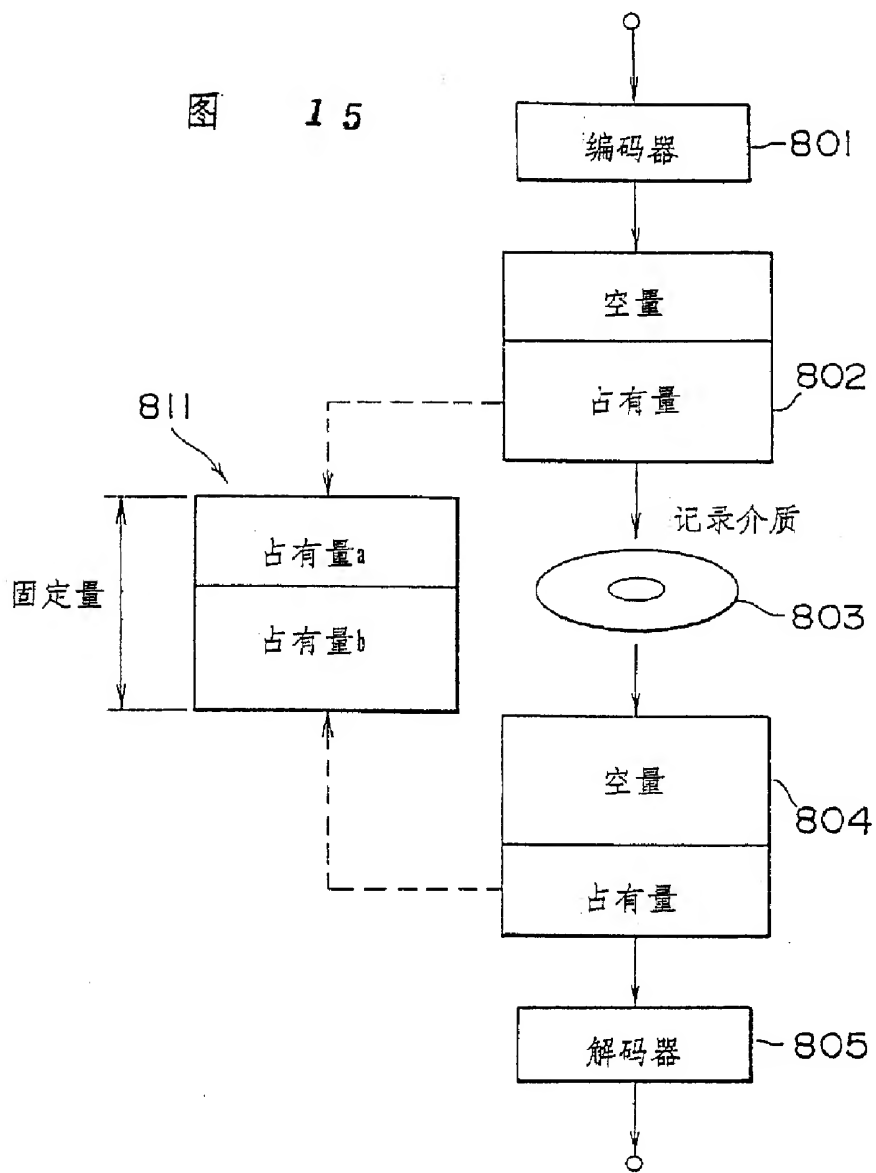


图 1 4



时间

图 15



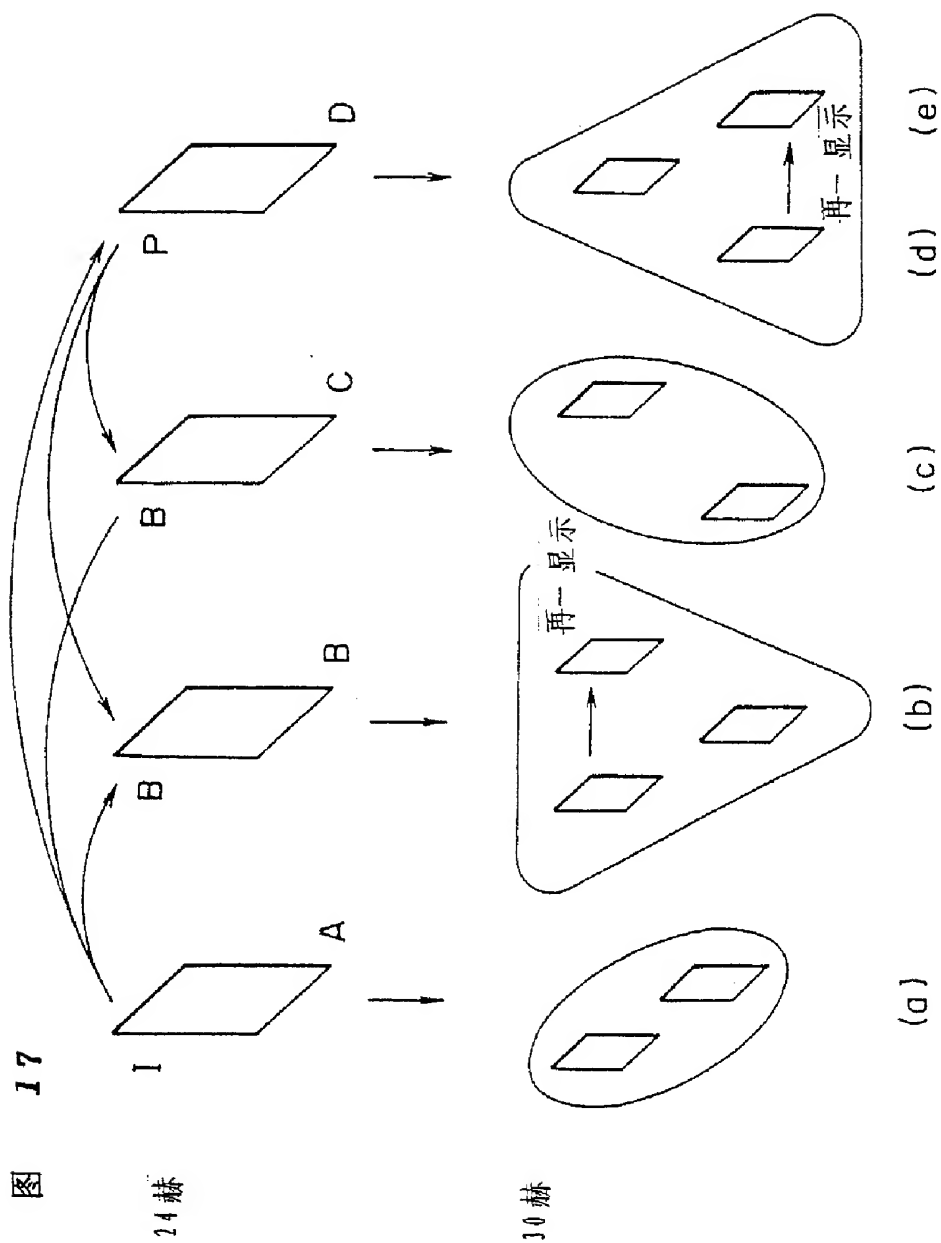


图 18

